

TDE3 – Logique combinatoire – Portes logiques

Capacités exigibles	ChE3	TDE3	TP6
Interrupteurs commandés par une tension. Porte logique NOT. Portes logiques AND, OR, NAND, NOR à deux ou plusieurs entrées. Porte logique XOR. Déterminer la table de vérité d'une association d'interrupteurs commandés par une tension. Identifier par sa table de vérité la porte logique réalisée par une association d'interrupteurs commandés par une tension.	•	•	•

0 Exercices classiques vus en cours :

- C.1 : Justification d'égalités dans l'algèbre de Boole
- C.2 : Justification de l'expression de l'opération XOR en fonction des opérations NOT et OR
- C.3 : Justification des lois de de Morgan
- C.3 : Justification de l'obtention des opérateurs NOT, AND et OR via des associations de portes NAND

1 Algèbre de Boole

Montrer que :

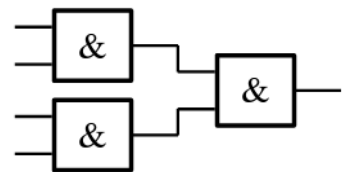
<i>Règles élémentaires :</i> 1) $a \cdot a = a$ et $a + a = a$ 2) $(a + b) + c = a + (b + c)$ 3) $a \cdot (b + c) = a \cdot b + a \cdot c$	<i>Simplifications :</i> 4) $a + a \cdot b = a$ 5) $a + \bar{a} \cdot b = a + b$ 6) $a \cdot (\bar{a} + b) = a \cdot b$	<i>Propriétés de l'opérateur NOT :</i> 7) $a + \bar{a} = 1$ et $a \cdot \bar{a} = 0$ 8) $\overline{a + b} \neq \bar{a} + \bar{b}$ 9) $\overline{a \cdot b} \neq \bar{a} \cdot \bar{b}$ 10) $\overline{a \cdot (b + c)} \neq \bar{a} \cdot (\bar{b} + \bar{c})$
---	--	--

2 Groupe complet de la porte NOR :

En utilisant une loi de de Morgan, proposez, à l'aide uniquement de portes NOR, un circuit logique permettant de réaliser les opérations NOT, AND et OR.

3 Porte AND à 4 entrées

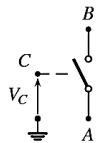
Montrer que cette association de portes logiques correspond à une porte AND à 4 entrées i.e. que la sortie vaut 1 uniquement si toutes les entrées valent 1.



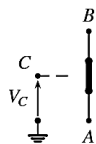
4 Porte à interrupteurs commandés – Porte NOR

Les portes logiques électroniques sont mises en œuvre à l'aide de blocs semi-conducteurs qui fonctionnent comme des interrupteurs commandés en tension. C'est un composant à 3 bornes A, B et C qui se comporte comme un interrupteur entre les bornes A et B qui est ouvert ou fermé selon la valeur du potentiel V_C :

- soit l'interrupteur est ouvert pour $V_C = 0$ et fermé pour $V_C = V_{dd}$

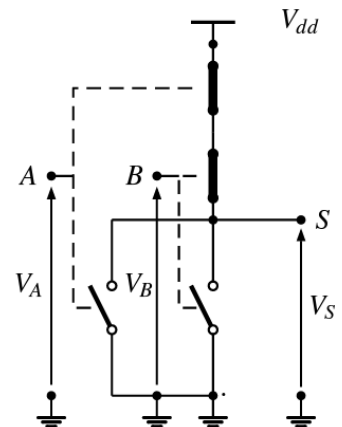


- soit l'interrupteur est fermé pour $V_C = 0$ et ouvert pour $V_C = V_{dd}$



La figure ci-contre donne une réalisation d'une porte NOR avec 4 interrupteurs commandés.

- ➔ Vérifier que ce montage réalise bien une porte NOR.



5 Porte XOR

1) On note a et Y les deux entrées d'une porte XOR. L'entrée Y est nommée *commande*. Exprimer la sortie s en fonction de l'entrée a lorsque $Y = 0$. Même question lorsque $Y = 1$.

2) Détecteur d'imparité :

- (a) On réalise une porte XOR sur trois entrées $a \oplus b \oplus c$. Montrez que

$$a \oplus b \oplus c = c \cdot b \cdot a + c \cdot \bar{b} \cdot \bar{a} + \bar{c} \cdot \bar{b} \cdot a + \bar{c} \cdot b \cdot \bar{a} .$$

- (b) En déduire que cette sortie vaut 1 uniquement si le groupe (a, b, c) contient un nombre impair de 1.

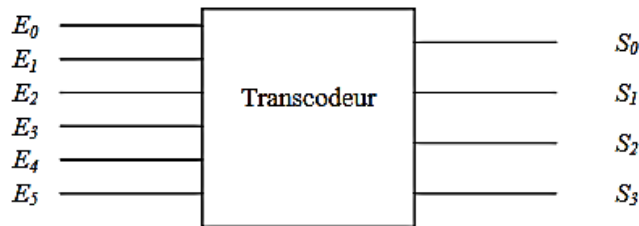
3) Réalisations

On rappelle que l'opération XOR est donné par $a \oplus b = \bar{b} \cdot a + b \cdot \bar{a}$.

- (a) Proposer un circuit logique équivalent à la porte XOR constitué uniquement de portes NOT, AND et OR.
- (b) À partir de la question précédente, proposez un circuit logique permettant de réaliser l'opération XNOR.

6 Exemple de transcodeur : afficheur hexadécimal sept segments

Le transcodeur sert à passer d'un code à un autre. On calcule chaque sortie S_j en fonction des combinaisons des entrées E_i .



On souhaite afficher sur un afficheur 7 segments (diodes électroluminescentes LED) le chiffre ou la lettre correspondant à un nombre binaire :

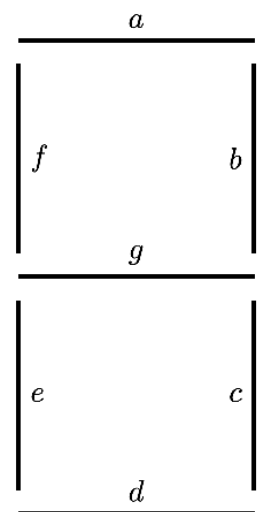
En entrée, on a un nombre binaire de 4 bits qui correspond aux valeurs de 0 à F en hexadécimal.

En sortie, on cherche le pilotage des sept segments de l'afficheur soit 7 sorties.

Chaque segment est relié à une LED. Dans cet exercice, nous avons choisi l'état allumé égal à 1. Par convention, les segments sont numérotés dans l'ordre alphabétique. La numérotation se fait en spirale, en partant du haut, conformément à la figure ci-contre.

Les données d'entrées sont enregistrées sur 4 bits notés $xyzt$. Le tableau ci-dessous rappelle les valeurs à prendre ainsi que le caractère à afficher sur l'afficheur.

Héxadécimal	0	1	2	3	4	5	6	7
Binaire	0000	0001	0010	0011	0100	0101	0110	0111
Affichage	0	1	2	3	4	5	6	7
Héxadécimal	8	9	A	B	C	D	E	F
Binaire	1000	1001	1010	1011	1100	1101	1110	1111
Affichage	8	9	A	b	C	d	E	F

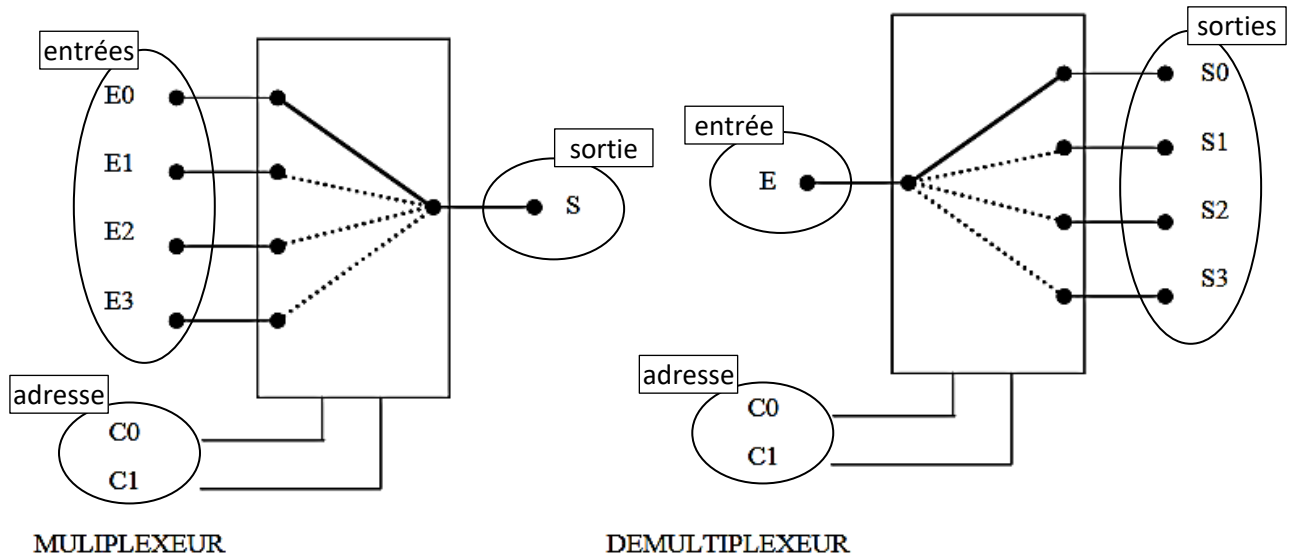


1. Remplir la table de vérité donnant la sortie $abcdefg$ en fonction du mot binaire d'entrée $xyzt$.
2. Proposer une formule booléenne pour a permettant de répondre à cette table de vérité.

7 Multiplexeur et démultiplexeur

Un multiplexeur est un circuit d'aiguillage commandé : on retrouve en sortie une des entrées choisie grâce à la commande d'adresse. Le démultiplexeur effectue l'opération inverse.

Schémas de principe du Multiplexeur et du démultiplexeur :



On étudie un multiplexeur à deux entrées, notées e_0 et e_1 , et un bit d'adresse a . La sortie vaut e_0 si $a = 0$ et e_1 dans le cas contraire.

1. Écrire la table de vérité du multiplexeur.
2. Montrer que la sortie est équivalente à $\bar{a} \cdot e_0 + a \cdot e_1$
3. En déduire le schéma logique correspondant.

On étudie un démultiplexeur à deux sorties, notées s_0 et s_1 , et un bit d'adresse a . La valeur du bit d'entrée e est transmise à la sortie s_i selon la valeur du bit d'adresse a : $s_0 = e$ si $a = 0$ et $s_1 = e$ si $a = 1$. On affecte la valeur 0 à la sortie qui ne correspond pas au bit d'adresse.

4. Écrire la table de vérité du démultiplexeur.
5. Proposer un schéma logique correspondant.