

Contenu :

Oscillateur à portes logiques1
Electronique logique

Oscillateur à portes logiques

On étudie une situation physique instable conduisant à des oscillations de relaxation, terme qui désigne des oscillations non linéaires obtenues par l’augmentation continue d’une contrainte, suivie du relâchement subit de celle-ci.

Le problème est consacré à l’étude des régimes stables et instables d’un montage à portes logiques. Il s’agit de la résolution par morceaux d’une équation différentielle linéaire, avec raccordement par continuité d’une grandeur physique.

Les applications numériques seront réalisées avec un seul chiffre significatif.

Lorsqu’un code informatique est demandé, il sera rédigé dans la syntaxe Python 2.

Formulaire et données numériques

On donne $\ln(2) = 0,7$ et $\ln(3) = 1,1$.

Si $t = \tan \theta$ alors $\cos^2 \theta = \frac{1}{1+t^2}$ et $\sin^2 \theta = \frac{t^2}{1+t^2}$.

On rappelle par ailleurs que $\cos(2\theta) = \cos^2 \theta - \sin^2 \theta$ et $\sin(2\theta) = 2 \cos \theta \sin \theta$.

On pourra prendre $\sqrt{3} \simeq 1,73$, $\frac{1}{\sqrt{3}} \simeq 0,58$, $\pi \simeq 3,14$ et $2/\pi \simeq 0,64$;

II Oscillateur à portes logiques

Dans la partie précédente, les oscillations étaient dues aux deux états du dipôle \mathcal{D} . On peut également utiliser un circuit comportant une rétroaction pour engendrer des oscillations : c’est le cas dans cette partie.

II.A Identification d’un circuit intégré

On récupère au laboratoire un circuit intégré comportant un certain nombre de portes logiques identiques, dont on est sûr :

- de leur tension d’alimentation $V_{cc} = 15 \text{ V}$ associée à la technologie CMOS employée ;
- de la faible valeur ($i < 0,1 \mu\text{A}$) des courants d’entrée, qu’on négligera donc dans tout ce qui suit.

Les références du circuit intégré n'étant plus lisibles, on n'est plus sûr de la nature des portes en question ; on sait cependant qu'il s'agit nécessairement de portes figurant dans la liste AND, OR, NAND, NOR (ou en français ET, OU, NON ET, NON OU). Pour déterminer la nature de ces portes, on réalise deux séries de mesures de la caractéristique *entrée-sortie* selon les schémas des figures 3 et 4

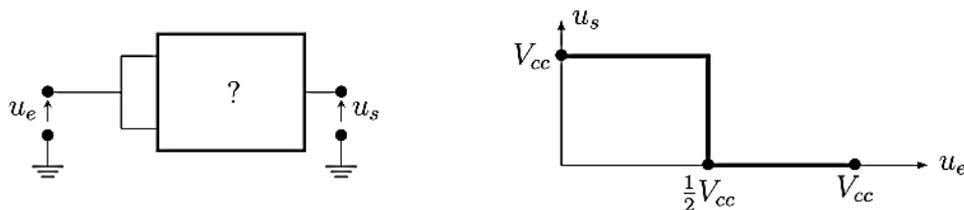


FIGURE 3 – Montage d'une première série de mesures (à gauche) et ses résultats (à droite).

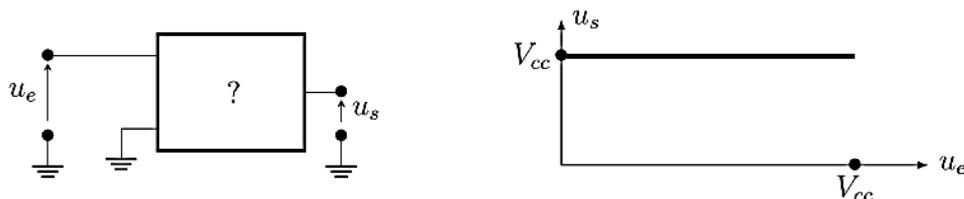
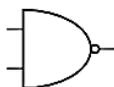


FIGURE 4 – Montage de la seconde série de mesures (à gauche) et ses résultats (à droite).

□ – 9. Que peut-on déduire de la *première* expérience (figure 3) ? Et de la *seconde* expérience (figure 4) ?

On poursuivra l'étude, indépendamment des conclusions ci-dessus, en n'utilisant que des portes NAND (NON ET) que l'on symbolisera à l'aide du schéma suivant :



- – 10. Proposer des montages n'utilisant que des portes NAND réalisant les fonctions NOT, AND et OR. On vérifiera le comportement de chaque montage en donnant sa table de vérité.
- – 11. Le circuit intégré *Texas Instruments CD-4011* (photographie de la figure 5) comporte quatorze broches (*pins* en anglais). Combien de portes NAND comporte-t-il au maximum ? Justifier.

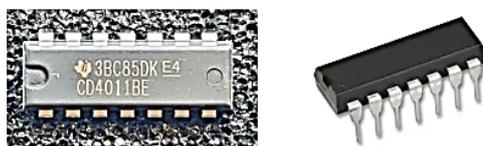


FIGURE 5 – Circuit intégré TI CD-4011

II.B Emploi de portes logiques

De nombreux documents destinés à la réalisation de montages d'électronique musicale proposent l'utilisation du circuit théorique présenté sur la figure 6 avec $R = 1\text{ M}\Omega$ et $C = 100\text{ nF}$. La tension d'entrée marquée v (pour « valid ») peut être, selon le cas :

- maintenue égale à $v = 0\text{ V}$ (le circuit est alors dit *invalidé*) ;
- portée à la valeur constante $v = +V_{cc}$ (le circuit est alors dit *validé*). On considérera qu'à l'instant de la validation le condensateur est déchargé.

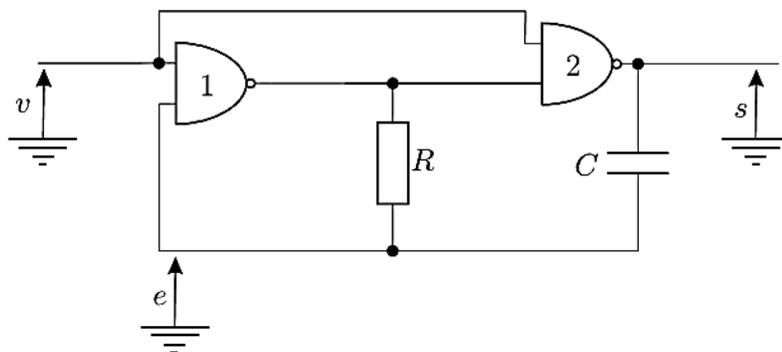


FIGURE 6 – Un circuit classique de l'électronique musicale

On notera $s(t)$ la tension en sortie de la porte 2 et $e(t)$ la tension à l'autre entrée de la porte 1 (voir figure 6). Les tensions e , s et v sont toutes déterminées relativement à la masse électrique du montage. Dans toute la suite de cette partie, on suppose que le seuil de basculement des portes NAND utilisées est égal à $V_{cc}/2$. On notera respectivement b_s et b_e les valeurs binaires associées à s et e ; ainsi par exemple $b_s = 1$ si $s > V_{cc}/2$ et $b_s = 0$ sinon.

- – 12. Lorsqu'il est invalidé, montrer que le circuit atteint toujours un état stable pour lequel on déterminera les valeurs de s et e , et de b_s et b_e .
- – 13. À l'instant $t = 0$ le circuit est alors validé. Montrer qu'une seule des deux portes NAND change d'état (on dit qu'elle bascule) ; laquelle ?
Que dire de la différence $e(t) - s(t)$ en $t = 0^+$ et en $t = 0^-$? Exprimer $e(t)$ et en déduire que cet état dure jusqu'à un instant t_1 , que l'on déterminera en fonction de R et C .

Un nouveau changement d'état a lieu à l'instant $t = t_1$

- – 14. Exprimer $s(t_1^+)$ et $e(t_1^+)$ où la notation t_1^+ désigne la limite $t \rightarrow t_1$ par valeur supérieure. Déterminer alors $e(t)$ pour $t > t_1$ et en déduire que cet état dure jusqu'à un instant t_2 que l'on exprimera en fonction de R et C .
- – 15. Avec la même convention, exprimer $s(t_2^+)$ et $e(t_2^+)$, puis $e(t)$ pour $t > t_2$. En déduire l'existence d'un nouvel instant de basculement $t_3 > t_2$ que l'on exprimera en fonction de R et C .
- – 16. Tracer l'allure de $e(t)$ et $s(t)$ sur une durée au moins égale à $2t_3$, en positionnant clairement les instants t_1 , t_2 et t_3 ainsi que les valeurs de e et s correspondantes.
- – 17. Commenter le comportement du circuit et calculer la valeur numérique de la durée caractéristique associée.
Proposer une application dans le domaine pour lequel ce circuit a été conçu.