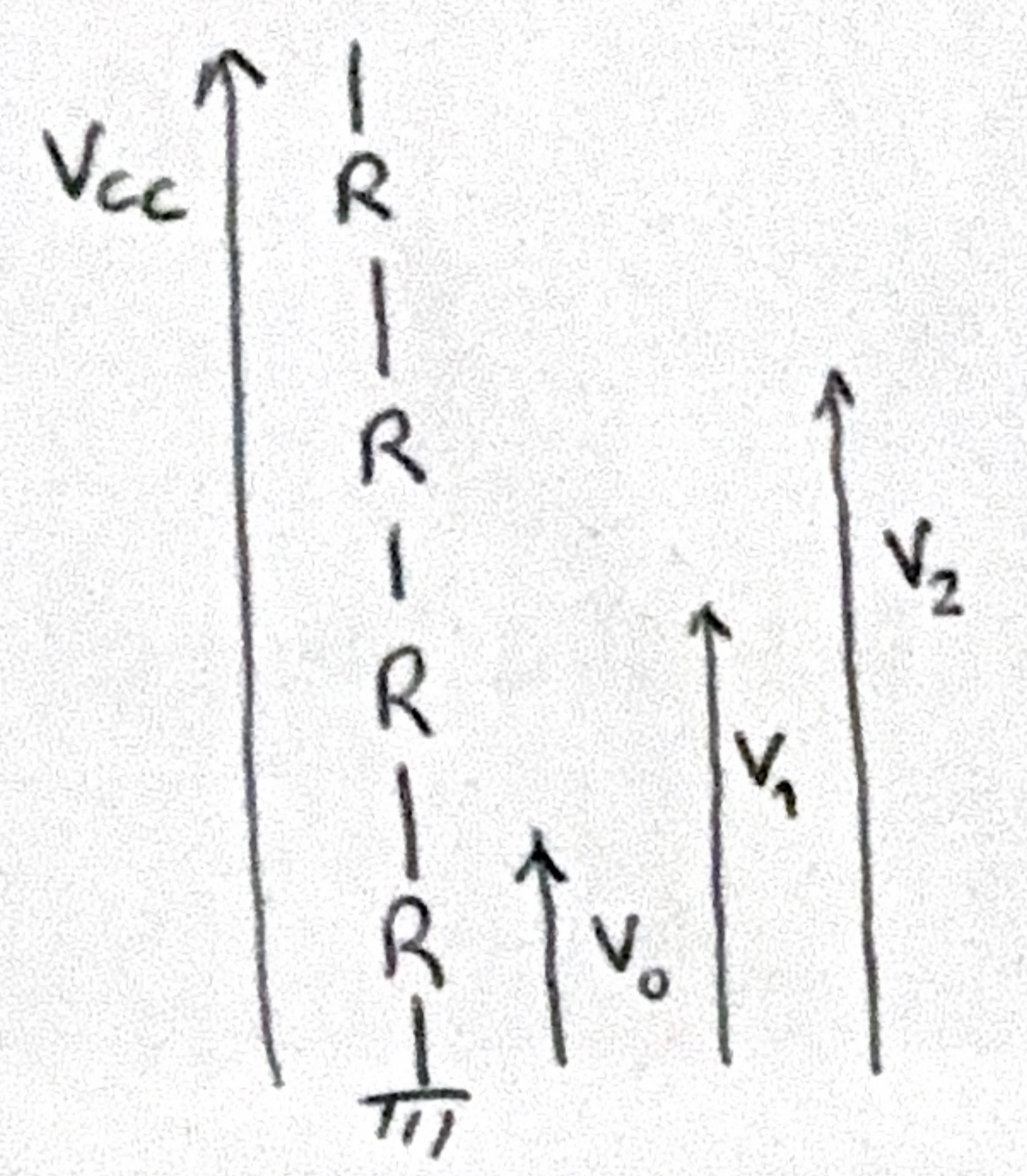


Q41). ALi idéal $i_+ = 0 = i_- \Rightarrow$ 4 résistances R en série



PDT: $V_0 = \frac{R}{4R} \cdot V_{cc} = \frac{V_{cc}}{4}$
 $V_1 = \frac{2R}{4R} = \frac{V_{cc}}{2}$
 $V_2 = \frac{3R}{4R} = V_{cc} \cdot \frac{3}{4}$

Q42) ALi en comparateur simple si $V^+ > V^- \Rightarrow S = +V_{cc}$
 si $V^+ < V^- \Rightarrow S = -V_{cc}$ ici $V^+ = V_e$ et $V^- = V_i$

	S_0	S_1	S_2	b_0	b_1	\bar{b}_1	$\Delta_1 = \bar{b}_1 \cdot b_0$	$b_2 = \Delta_2 + \Delta_1$
$0 < V_e < \frac{V_{cc}}{4}$	$-V_{cc}$	$-V_{cc}$	$-V_{cc}$	0	0	1	0	0
$\frac{V_{cc}}{4} < V_e < \frac{V_{cc}}{2}$	$+V_{cc}$	$-V_{cc}$	$-V_{cc}$	1	0	1	1	1
$\frac{V_{cc}}{2} < V_e < \frac{3V_{cc}}{4}$	$+V_{cc}$	$+V_{cc}$	$-V_{cc}$	1	1	0	0	0
$\frac{3V_{cc}}{4} < V_e$	$+V_{cc}$	$+V_{cc}$	$+V_{cc}$	1	1	0	0	1

b_0 signal logique relatif à S_0

on constate que $\oplus V_e \uparrow \oplus$ son nombre binaire correspondant augmente.

- $V_e < \frac{V_{cc}}{4} \rightarrow 00$
- $V_e \in]\frac{V_{cc}}{4}, \frac{V_{cc}}{2}[\rightarrow 01$
- $V_e \in]\frac{V_{cc}}{2}, \frac{3V_{cc}}{4}[\rightarrow 10$
- $V_e > \frac{3V_{cc}}{4} \rightarrow 11$

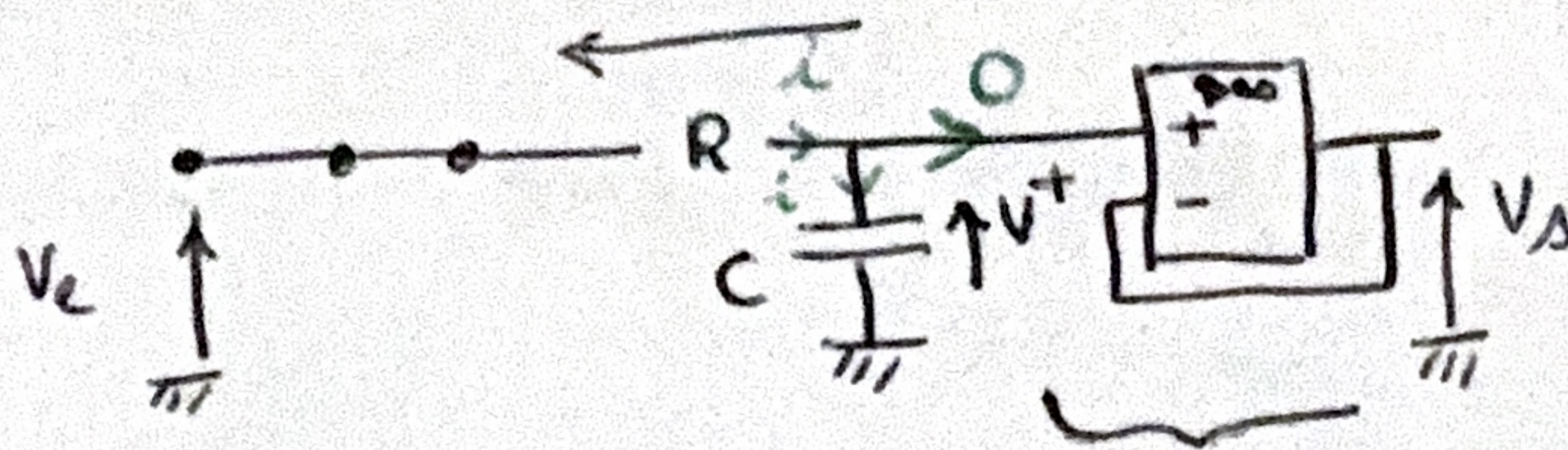
\Rightarrow cohérent pour un CAN

Q43). ici on a 3 ALi pour un convertisseur sur 2 bits qui permet d'avoir 4 nombres binaires \neq .
CAN 2^2

Avec un convertisseur flash sur 24 bits, on obtient 2^{24} nombres binaires \neq .
CAN

\hookrightarrow il faudrait $2^{24} - 1$ ALi pour le réaliser.

Q44).



CCS2
MPI 21
2024.

Alu idéal $i_+ = 0 = i_-$
avec rétroac. sur $\ominus \Rightarrow$ rég. linéaire $\varepsilon = 0$
 $V^+ = V^- = V_s$ Alu suiveur.

$$V_e = V^+ + Ri = V^+ + R \cdot C \frac{dV^+}{dt} \Rightarrow V^+ = k_1 e^{-t/\tau} + V_e \quad \text{avec } \tau = RC.$$

$$\text{or } V^+(0) = 0$$

\uparrow condensateur déchargé

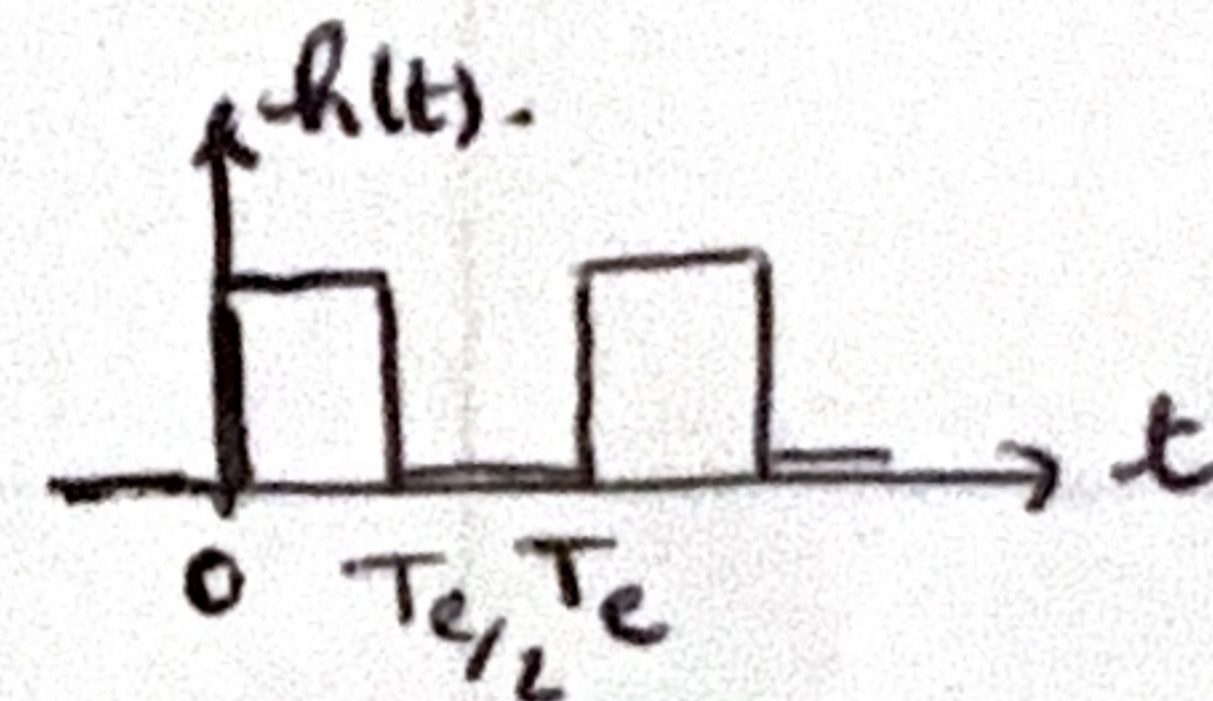
$$\Rightarrow V^+ = V_e (1 - e^{-t/\tau})$$

$$\text{on a } V^+ = 99\% V_e = V_e (1 - e^{-t_1/\tau})$$

$$e^{-t_1/\tau} = 1\%$$

$$\Leftrightarrow t_1 = \ln 100 \times \tau \approx 4,6 \cdot \tau$$

signal d'horloge = train à crête



front descendant du signal d'horloge supposé correspondre à K fermé

$$V_c \text{ atteint au } \ominus 99\% \cdot V_e \Leftrightarrow T_{e/2} > 4,6 \cdot \tau \Leftrightarrow RC < \frac{T_e}{2 \times 4,6}$$

\sim (dépend du rapport cyclique)

Q45). K ouvert : $i = 0$ et $v_c = \cos \omega t \approx V_e$ et $V^+ \approx V_e$

et Alu suiveur $\Rightarrow V_s \approx V_e$ à 1% près.

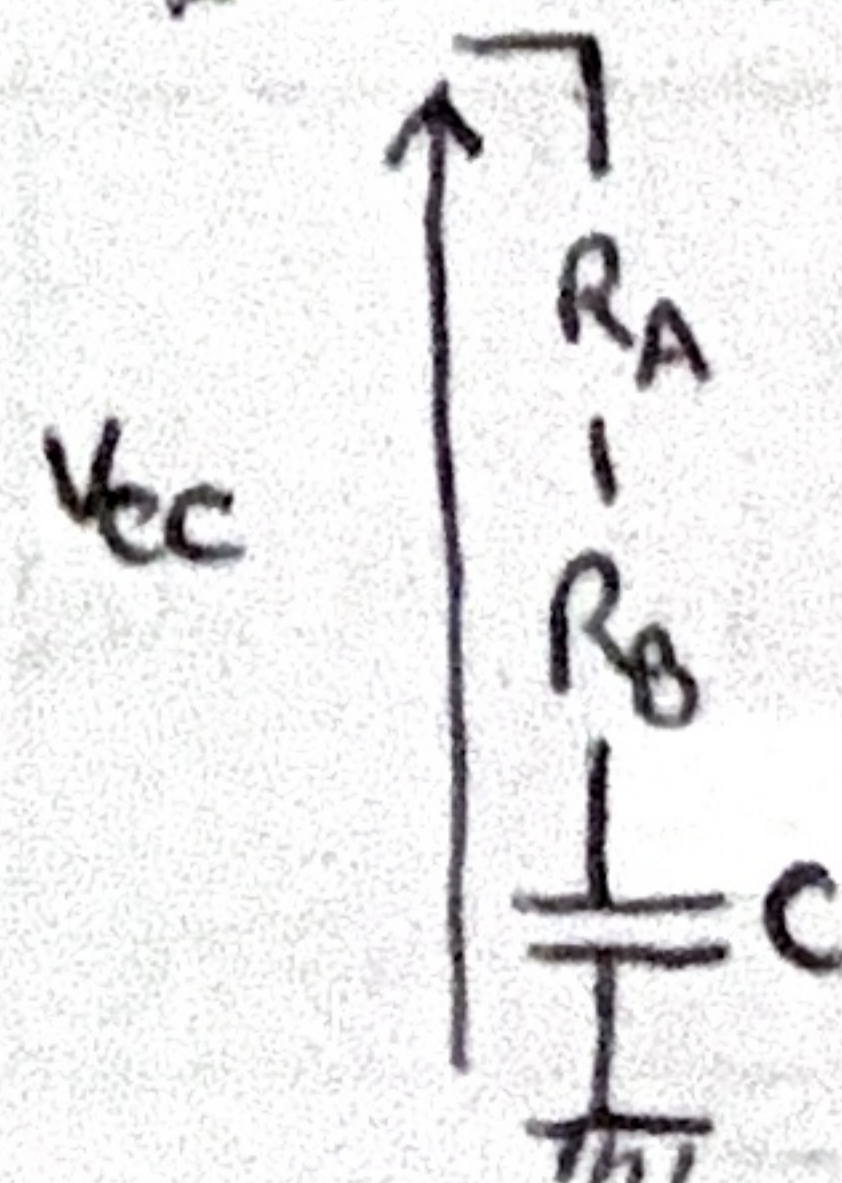
\rightarrow à chaque $1/2$ période du signal d'horloge l'Alu oriente à la sortie la valeur de V_e (à 1% près).

\rightarrow ce circuit échantillonne le signal analogique V_e

\hookrightarrow il prélève un échantillon du signal et bloque sa valeur ptt $T_e/2$.

Q46) à $t=0$ $R=0$, $S=1$, I ouvert et $u_c=0$.

Alu idéal $\Rightarrow i_- = 0 = i_+$ schéma équivalent



charge du condensateur :

$$\frac{du_c}{dt} + \frac{u_c}{\tau_c} = \frac{V_{cc}}{\tau_c}$$

$$\text{avec } \tau_c = (R_A + R_B) \cdot C.$$

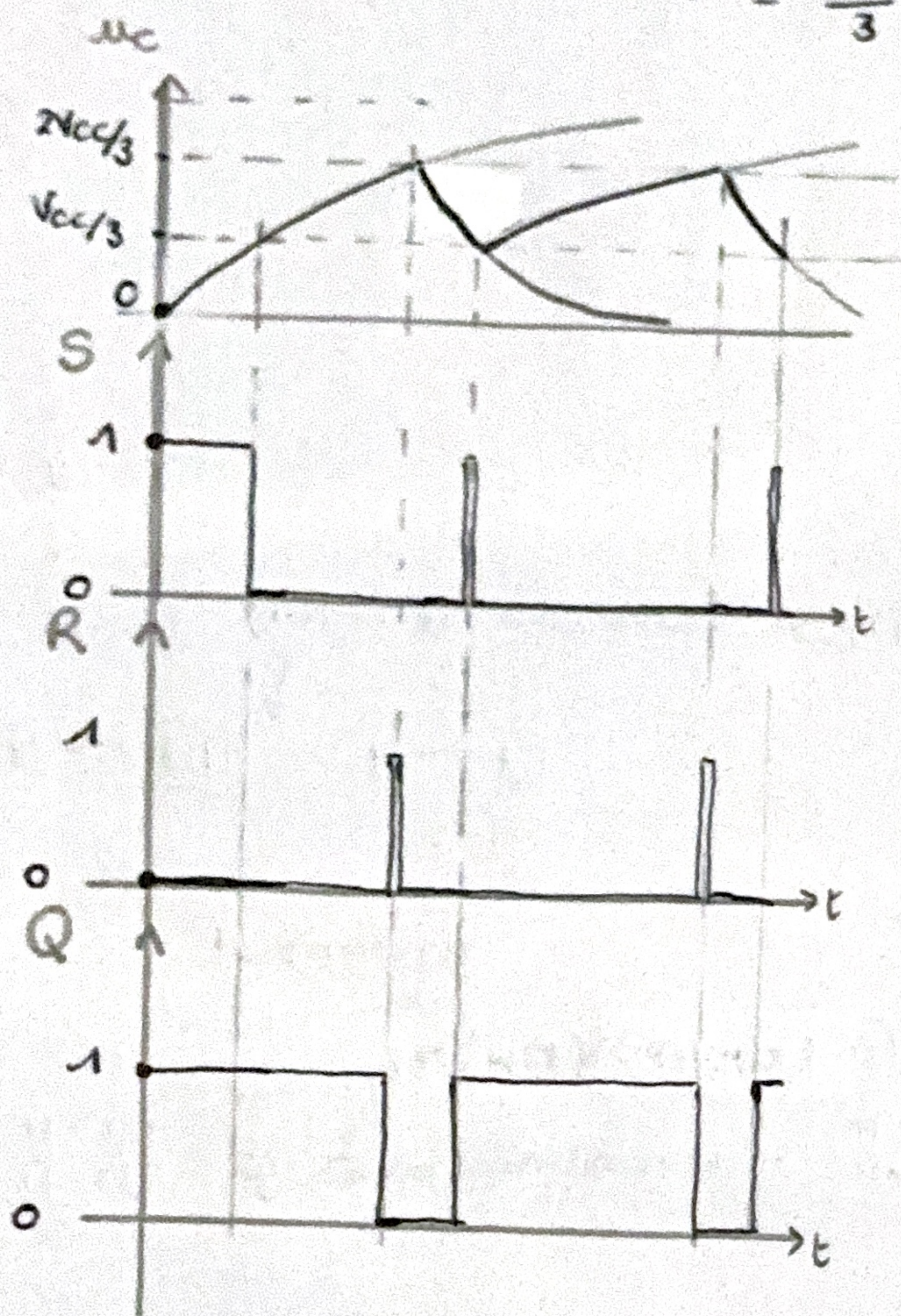
étude des Ali : Ali_S : $V^+ = \frac{V_{CC}}{3}$
 $V^- = u_c$

$S=1$ si $u_c < \frac{V_{CC}}{3}$
 $S=0$ si $u_c > \frac{V_{CC}}{3}$

CCS 2
 MPI
 2024 37

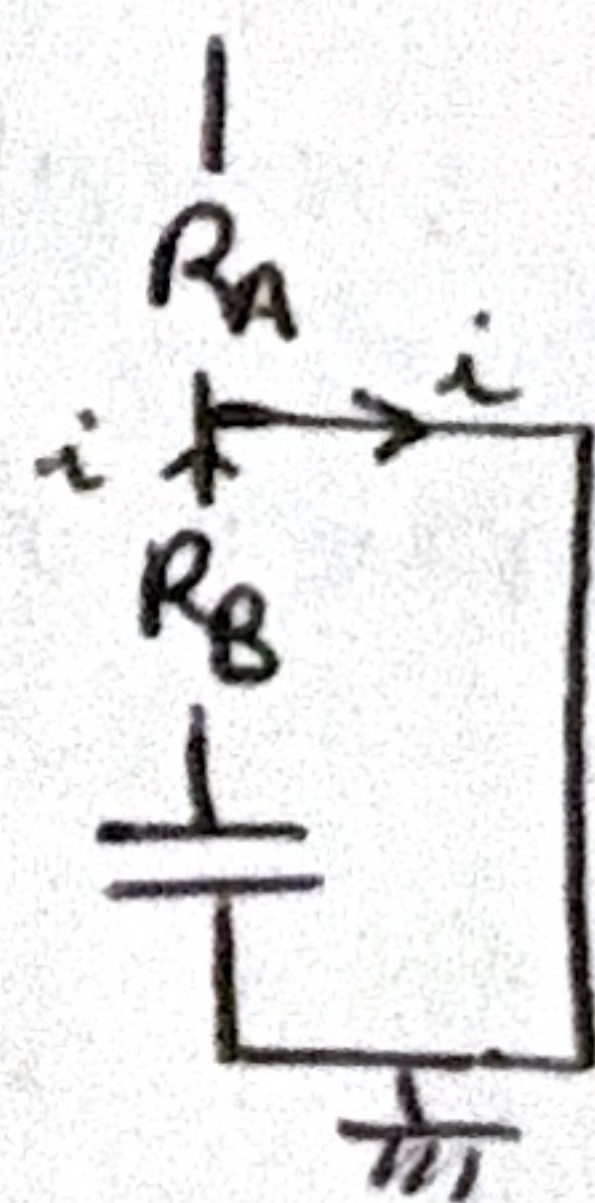
Ali_R : $V^+ = u_c$
 $V^- = \frac{2V_{CC}}{3}$

$R=0$ si $u_c < \frac{2V_{CC}}{3}$
 $R=1$ si $u_c > \frac{2V_{CC}}{3}$



Tant que $Q=1$, I reste ouvert.

Pour $Q=0$, I est fermé \rightarrow schéma équivalent :



décharge du condensateur :

$$\frac{du_c}{dt} + \frac{u_c}{\tau_d} = 0$$

avec $\tau_d = R_B \cdot C < \tau_c$

Q47). Peigne : créneau tq $\Delta t_{\text{haut}} \ll \Delta t_{\text{bas}}$.

on a $\Delta t_{\text{haut}} < \tau_c = (R_A + R_B)C$

$\Delta t_{\text{bas}} < \tau_d = R_B \cdot C$

\Rightarrow aucune valeur de R_A et R_B ne permet d'avoir $\Delta t_{\text{haut}} \ll \Delta t_{\text{bas}}$.

en revanche si $R_A \gg R_B$ on a $\Delta t_{\text{haut}} \gg \Delta t_{\text{bas}}$

et en rajoutant une porte NOT en sortie, on obtient le peigne demandé.