

Exercice 1

1. Pour un point M placé, sur le repère, le champ électrostatique s'écrit : $\vec{E}(M) = E_r(n, \theta, z) \vec{e}_r + E_\theta(n, \theta, z) \vec{e}_\theta + E_z(n, \theta, z) \vec{e}_z$

Symétrique : Les plans $(M, \vec{e}_r, \vec{e}_\theta)$ et $(M, \vec{e}_r, \vec{e}_z)$ sont des plans de symétrie de la distribution de charges :

$\vec{E}(M)$ appartient à ces deux plans :

$$\text{d'où } \vec{E}(M) = E_r(n, \theta, z) \vec{e}_r$$

Invariances : La distribution de charges est invariante par toute rotation autour de l'axe (Oz) et par toute translation sur l'axe (Oz) :

$$\vec{E}(M) = E_r(n) \vec{e}_r$$

2. On choisit d'englober le plusioimètre dans un cylindre d'axe (Oz) de rayon a (tel que, $a_1 < a < a_2$) et de hauteur H .

Calcul du flux :

$$\oint_S \vec{E}(M) \cdot d\vec{S} = E_r(n) \cdot 2\pi a H \quad (S) \text{ étant la surface du cylindre}$$

Calcul de la charge intérieure Q_{int}

La charge intérieure est celle de l'anneau intérieure / cette charge est surfacique donc

$$Q_{\text{int}} = Q$$

Application du théorème de Gauss

$$\oint_S \vec{E}(M) \cdot d\vec{S} = \frac{Q_{\text{int}}}{\epsilon_0}$$

$$E_r(n) 2\pi a H = \frac{Q}{\epsilon_0} \Leftrightarrow E_r(n) = \frac{Q}{\epsilon_0 2\pi a H}$$

On en déduit l'expression du champ électrostatique :

$$\vec{E}(M) = E_r(n) \vec{e}_r = \frac{Q}{\epsilon_0 2\pi a H} \vec{e}_r$$

3. Par définition de la capacité d'un condensateur

$$C_0 = \frac{Q}{U} = \frac{Q}{V_1 - V_2}$$

4.

$$V_1 - V_2 = - \int_{a_1}^{a_2} \vec{\text{grad}}(V_0) \cdot d\vec{r} = \int_{a_1}^{a_2} \vec{E}(r) \cdot d\vec{r}$$

$$= \int_{a_1}^{a_2} \frac{Q}{2\pi\epsilon_0} \times \frac{dr}{r} = \frac{Q}{2\pi\epsilon_0 H} \left[\ln(r) \right]_{a_1}^{a_2}$$

$$V_1 - V_2 = \frac{Q}{2\pi\epsilon_0 H} \ln\left(\frac{a_2}{a_1}\right)$$

Ainsi on trouve l'expression:

$$C_0 = \frac{Q \cdot 2\pi\epsilon_0 H}{Q \ln\left(\frac{a_2}{a_1}\right)} = \frac{2\pi\epsilon_0 H}{\ln\left(\frac{a_2}{a_1}\right)}$$

5.

La zone remplie d'eau et celle remplie d'air occupent

2 portions de la hauteur du condensateur respectivement h et $(H-h)$ mais elles sont entre les mêmes armatures. Elles sont donc soumises à la même différence de potentiel

$(V_1 - V_2)$ donc elles se comportent comme 2 condensateurs en parallèle. Ainsi

$$C = C_{\text{eau}} + C_{\text{air}}$$

6. On applique la formule du condensateur à la zone remplie

d'eau: $C_{\text{eau}} = \frac{2\pi\epsilon_0 h}{\ln\left(\frac{a_2}{a_1}\right)}$

et à la zone remplie d'air:

$$C_{\text{air}} = \frac{2\pi\epsilon_0 (H-h)}{\ln\left(\frac{a_2}{a_1}\right)}$$

Par la formule de la question 5 on a:

$$C(h) = C_{\text{air}} + C_{\text{eau}} = \frac{2\pi\epsilon_0}{\ln\left(\frac{a_2}{a_1}\right)} \left(H - h + \frac{h\epsilon}{\epsilon_0} \right)$$

$$C(h) = \frac{2\pi\epsilon_0 H}{\ln(a_2/a_1)} \left[\left(1 - \frac{h}{H}\right) + \frac{\epsilon h}{\epsilon_0 H} \right]$$

$$= C_0 \left[\left(1 - \frac{h}{H}\right) + \frac{\epsilon h}{\epsilon_0 H} \right]$$

$$C(h) = C_0 \left[\frac{h}{H} \left(\frac{\epsilon}{\epsilon_0} - 1 \right) + 1 \right]$$

Donc $C(h) = C_0 (Ah + B)$

Avec $A = \frac{1}{H} \left(\frac{\epsilon}{\epsilon_0} - 1 \right)$ et $B = 1$

Exercice 2.

7. Dans la première expérience, les deux entrées sont reliées.

On remarque que quand $u_e \neq V_{cc}$, $u_s = 0V$

Donc en prenant les 2 états logiques variables a et b , on a

le tableau :

a	b	u_s
0	0	1
1	0	X
0	1	X
1	1	0

La sortie vaut 1 si l'entrée vaut 0 et la sortie vaut 0 si l'entrée vaut 1. Ceci correspond à une Porte NAND ou NOR

Dans la seconde expérience, une entrée est reliée à V_{cc} l'autre reçoit u_e .

On remarque que quand $u_e = 0$, $u_s = V_{cc}$

Par le même raisonnement que celui effectué pour l'expérience 1

on retrouve la même table de vérité

On teste les états sur une porte NOR pour $u_e = 0$

$$u_s = \overline{1 + u_e} = \overline{1} = 0$$

Ce tableau correspond pas au graphique

On teste les états sur un porte **NAND**

$$u_s = \overline{u_e} = \bar{u_e}$$

Si $u_e = 0$ on a bien $u_s = 1$

Si $u_e = 1$ on a bien $u_s = 0$

On conclut que la porte sur dans le circuit est une porte **NAND**

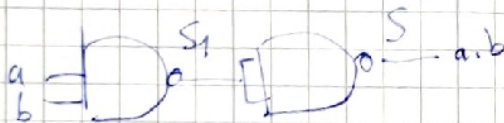
8.

Porte NOT



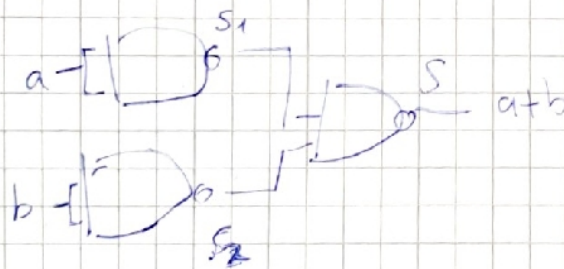
a	$\bar{a} = S$
0	1
1	0

Porte AND



a	b	S_1	S
0	0	1	0
1	0	1	0
0	1	1	0
1	1	0	1

Porte OR



a	b	S_1	S_2	S
0	0	1	1	0
1	0	0	1	1
0	1	1	0	1
1	1	0	0	1

9. Sur un circuit comportant 14 Broches

1 broche est réservée à V_{cc}

1 broche est réservée à la masse

Il reste 12 broches pour les signaux logiques

Une porte NAND possède 3 broches - (2 entrées + 1 sortie)

Alors on peut effectuer $\frac{12}{3} = 4$ portes NAND au maximum