



# TRAVAUX DIRIGÉS

## Circuits logiques



Les différents exercices de ce recueil sont agencés selon la progression des différents paragraphes du cours. Le niveau de difficulté approximatif est mentionné pour chacun d'eux à travers un nombre d'étoiles (★), sauf pour les exercices type résolution de problème (♣♥♦). La résolution d'un exercice nécessite un temps de lecture, un temps de recherche et un temps de rédaction. Aucun de ces trois ne doit être négligé. Pour favoriser votre apprentissage, il est vivement recommandé de réaliser les phases de lecture et de recherche en amont de la séance, le minimum exigé étant un schéma de situation et les lois à mettre en œuvre qui devront apparaître en regard des énoncés.

Linéaments

### Critère d'échantillonnage

#### Exercice n°1 - Choix d'une fréquence d'échantillonnage ★ ☆ ☆

On souhaite numériser une tension électrique analogique  $e(t)$  avec une fréquence d'échantillonnage  $f_e$ . Pour chacun des cas suivants, déterminer la fréquence d'échantillonnage minimale  $f_e$  à appliquer pour échantillonner correctement le signal  $e(t)$ . On note  $f_1$  et  $f_2$  des fréquences qui valent respectivement 1 kHz et 200 Hz.

a.  $e_1(t) = E \cos(2\pi f_1 t)$

d.  $e_4(t) = E (\cos(2\pi f_1 t) + \cos(2\pi f_2 t))$

b.  $e_2(t) = E \sin(2\pi f_2 t)$

e.  $e_5(t) = E \cos(2\pi f_1 t) \cos(2\pi f_2 t)$

c.  $e_3(t) = E \cos(2\pi(f_1 + f_2)t)$

f.  $e_6(t) = E \cos^2(2\pi f_1 t)$

## Exercice n°2 - Repliement spectral



On souhaite numériser par échantillonnage à la fréquence  $f_e = 1,5$  kHz un signal créneau  $e(t)$  de période  $T_0 = 5$  ms dont la décomposition en série de Fourier s'écrit :

$$e(t) = \frac{2E}{\pi} \sum_{k=1}^{\infty} \frac{1}{2k-1} \sin(2\pi(2k-1)f_0t)$$

1. Commenter le choix de la fréquence d'échantillonnage.
2. Déterminer l'ensemble des fréquences présentes après échantillonnage en dessous de  $f_e/2$ .
3. Justifier que l'on observe également une raie à la fréquence de 400 Hz.

On souhaite ne garder que les harmoniques dont les amplitudes sont inférieures à 5% de celle du fondamental.

4. Proposer une solution expérimentale pour réaliser ce traitement.

## Conversion analogique/numérique

## Exercice n°3 - Enregistrement audio



Les formats d'enregistrement audio non compressés tel que le format WAV permettent de retranscrire des signaux sonores avec une grande qualité. La procédure d'enregistrement sur un CD se fait en quatre étapes : (i) captation du signal par un microphone, (ii) filtrage par un filtre passe-bas, (iii) échantillonnage à la fréquence  $f_e = 44100$  Hz et (iv) quantification sur 16 bits. Les formats compressés tel que le format MP3 ajoutent un étape supplémentaire de traitement numérique qui élimine les redondances et les signaux peu audibles : le taux de compression de tels format varie entre 4 à 20.

1. Justifier que la fréquence d'échantillonnage est compatible avec la gamme du spectre audible.
2. En l'absence de filtrage, expliquer ce qu'il adviendrait d'un signal sonore de fréquence  $f_1 = 43$  kHz.

3. Proposer une valeur possible de fréquence de coupure du filtre en argumentant la réponse.

4. Justifier que l'on puisse parler de sur-échantillonnage.

On souhaite procéder à l'enregistrement stéréo au format WAV d'une seconde d'un concert sur le CD étudié, dont la capacité de stockage est de 700 Mo.

5. Déterminer le nombre de bits nécessaire à l'enregistrement.

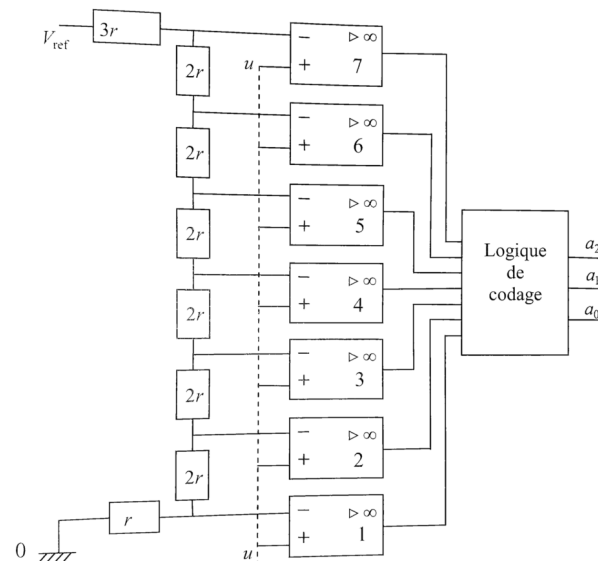
6. En déduire la durée maximum enregistrable sur un CD au format WAV, puis au format MP3.

### Exercice n°4 - Convertisseur parallèle 3 bits

★ ★ ☆

On considère un convertisseur numérique  $N = 3$  bits qui convertit une tension  $u$  qui vérifie  $0 < u < V_{\text{ref}}$ . Il est composé de sept comparateurs, d'une logique de commande et de conducteurs ohmiques de résistances  $r$ ,  $2r$  et  $3r$  agencés conformément au schéma ci-contre.

Les comparateurs ont une impédance d'entrée infinie et délivrent un signal logique qui est au niveau haut lorsque la patte reliée à  $u$  a un potentiel supérieur à celui de la patte reliée à  $V_{\text{ref}}$  par l'intermédiaire de résistances et un niveau bas sinon.

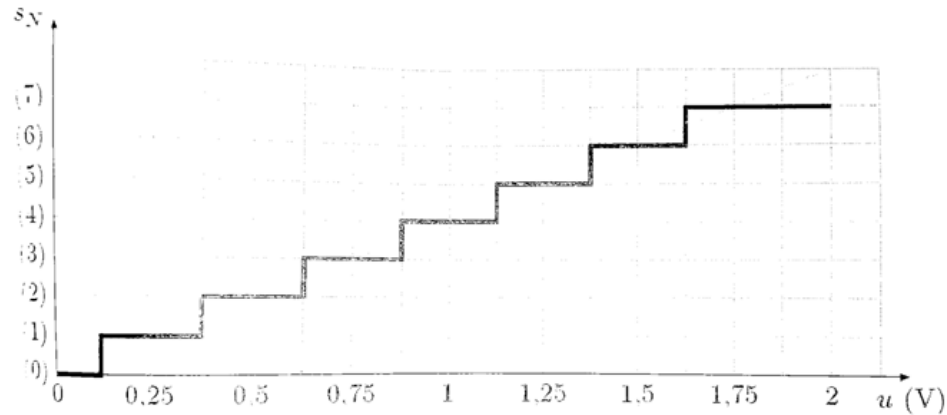


1. Expliquer le fonctionnement de ce convertisseur.

On note  $a_2a_1a_0$  l'écriture binaire en sortie du numériseur et  $s_N$  sa conversion en base décimale. On reconstitue le signal numérisé en un signal analogique noté  $u_N$ .

2. Donner la relation entre le signal synthétisé  $u_N$  et  $s_N$ .
3. Exprimer le nombre de comparateurs nécessaires au montage d'un convertisseur  $N$  bits. Réaliser l'application pour  $N = 8$  bits.

On visualise simultanément les signaux en entrée et en sortie du convertisseur analogique-numérique :



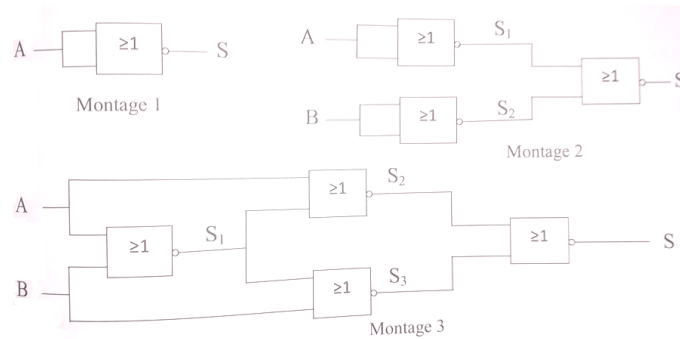
4. Justifier qu'il s'agit bien du convertisseur étudié.
5. Déterminer la valeur de  $u_N$  pour  $u = 1,28$  V et commenter l'écart observé.
6. Expliquer l'erreur qu'induit la numérisation d'un signal et estimer sa valeur maximale.

## Exercice n°5 - Porte universelle



On s'intéresse à la porte logique non-ou NOR qui est une porte universelle.

1. Établir la table de vérité et la fonction logique à chacun des montages suivants :



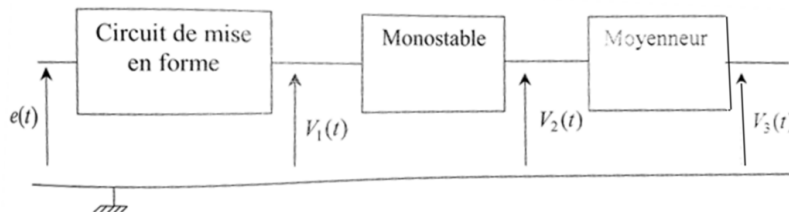
2. Proposer un montage réalisant une porte ou-exclusif XOR uniquement à partir de portes NOR.

3. Établir un script PYTHON permettant de vérifier la validité du montage.

## Exercice n°6 - Montage redresseur



Un dispositif redresseur est un montage qui permet de convertir une tension alternative  $e(t) = A \sin(2\pi f_0 t)$  en une tension  $V_3(t)$  continue (en anglais *Direct Current* - DC). Ce dispositifs comporte plusieurs blocs successifs dont l'enchaînement est représenté ci-après.

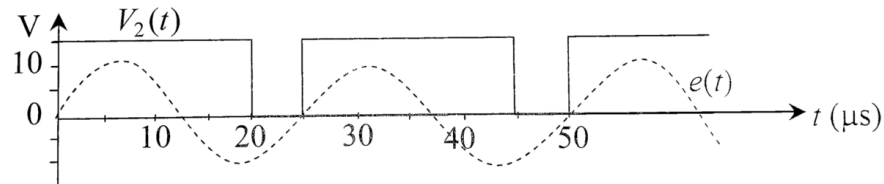


Le premier bloc est un circuit de mise en forme comportant notamment un amplificateur linéaire intégré suivi d'un conducteur ohmique et d'une diode. Il agit comme un comparateur simple :

$$\begin{cases} V_1(t) = +15\text{V (niveau haut)} & \text{si } e(t) > E_0 \\ V_1(t) = 0\text{V (niveau bas)} & \text{si } e(t) < E_0 \end{cases}$$

1. Représenter le chronogramme  $e(t)$  et  $V_1(t)$  dans le cas où l'on choisit  $E_0 = 0$ .

Le deuxième bloc correspond à un circuit logique monostable. Les signaux  $e(t)$  (entrée; en pointillés) et  $V_2(t)$  (sortie; en trait continu) sont représentés ci-après :



2. Définir un circuit monostable puis indiquer si le bloc est déclenché par un front montant ou descendant.

3. Donner les valeurs de la tension  $V_2(t)$  dans l'état instable puis dans l'état stable.

4. Déterminer graphiquement la durée  $\tau$  pendant laquelle le circuit reste dans l'état instable.

Le dernier bloc est un filtre moyenneur.

5. Définir un filtre moyenneur et proposer un filtre adapté à la situation étudiée en précisant la valeur de sa fréquence propre  $f_0$  et sa fréquence de coupure  $f_c$ .

6. Exprimer la tension de sortie  $V_3(t)$  en fonction de  $\tau$ ,  $f_0$  et d'une tension constante  $E$  à définir.

7. Expliquer comment un utilisateur doit agir sur le filtre pour obtenir un signal de sortie donné. Calculer par exemple la valeur de la fréquence du signal d'entrée lorsque la tension de sortie vaut  $V_3 = 3 \text{ V}$ .