

TP-ELEC6 : Montages électroniques à portes logiques

Objectifs

- Prendre en main et caractériser une porte logique
- Réaliser un oscillateur à l'aide d'un circuit astable à portes logiques
- Combiner des portes logiques
- Réaliser convertisseur fréquence tension utilisant un circuit monostable à porte logique,

Compétences et capacités au programme

Notions et contenus	Capacités exigibles
Électronique logique	Mettre en œuvre divers montages utilisant des portes logiques.
Logique séquentielle et stabilité	Réaliser un oscillateur à l'aide d'un circuit astable à portes logiques. Réaliser un convertisseur fréquence tension utilisant un circuit monostable à porte logique.

Précautions pour l'ensemble du TP

- Vérifier soigneusement en annexe 2 le principe des plaquettes d'essai (plaquettes lab)
- Ne pas forcer sur les fils et composants pour ne pas les tordre voire les casser en les mettant et en les retirant de la plaquette.
- Avant toute utilisation, brancher l'alimentation de la porte logique sans oublier la masse. Attention !!! bien vérifier que les branchements sont effectués sur les bonnes pattes de la porte : il faut se servir du demi-cercle présent sur l'une des extrémités de la porte pour identifier la patte N°1, et il est particulièrement facile de se décaler d'une patte.
- Lors de la conception des circuits, être à nouveau vigilant quant aux pattes utilisées ainsi qu'aux connexions entre les différents éléments du montage.

I. Étude de portes logiques

1) Le composant CD4011

a) Les portes logiques de la série 4000 (voir annexe 1)

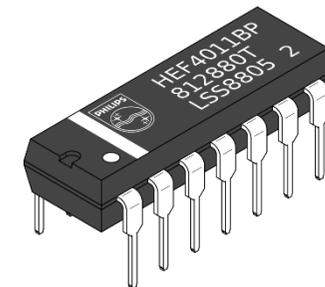
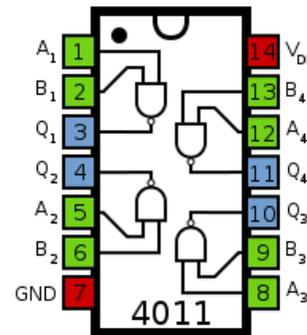
Il s'agit d'une série de circuits intégrés de technologie CMOS proposant notamment des composants à portes logiques.

b) Le composant 4011

Il s'agit de **4 portes logiques** NON-ET (NAND). Ce composant est actif et doit être polarisé pour fonctionner ; on l'alimentera à l'aide d'une alimentation stabilisée avec une tension continue $V_{DD} = 5\text{ V}$ par rapport à la masse GND fixée à 0 V.

Une porte logique réalise une opération logique sur des variables logiques ; c'est une variable caractérisée par deux états : 0 (niveau BAS ou LOW) et 1 (HAUT ou HIGH). Dans la pratique, ces états sont réalisés par deux niveaux de tension suffisamment différents pour éviter tout recouvrement.

En pratique, une tension de 5V appliquée en entrée d'une porte permet de réaliser l'état haut de la porte (état 1) tandis que une tension de 0 V permet de réaliser l'état bas (état 0). On utilisera pour cela la sortie 0 V / 5 V de l'alimentation continue de la porte ou la sortie TTL du GBF qui fournit un signal carré à deux niveaux 0 V et 5 V, de fréquence et de rapport cyclique réglables..

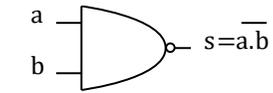


2) Plaquette d'essai : voir annexe 2

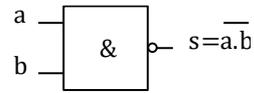
3) Vérification de la table de vérité de la porte NAND

Placer le composant 4011 sur la plaquette d'essai. Brancher son alimentation.

Symboles électrique de la porte NON-ET (porte NAND)



représentation ANSI



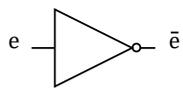
représentation IEC

Etude de la table de vérité de l'une des 4 portes NAND présentes sur le composant : pour cela, on utilisera des petits fils reliant les deux entrées de la porte soit à la masse de l'alimentation continue à 0 V (pour le 0 binaire), soit à la sortie $V_{DD} = 5$ V de l'alimentation (pour le 1 binaire). Réaliser différentes combinaisons de tension d'entrée. Mesurer au voltmètre la tension en sortie de la porte et s'assurer que les valeurs prises correspondent aux valeurs attendues pour la table de vérité de la porte NAND.

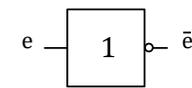
4) Réalisation et étude d'une porte NON (ou porte inverseuse)

On peut utiliser la seule porte NAND pour réaliser toutes les opérations élémentaires.

Rappeler le montage permettant de réaliser une porte NOT à l'aide d'une ou de portes NAND.



représentation ANSI



représentation IEC

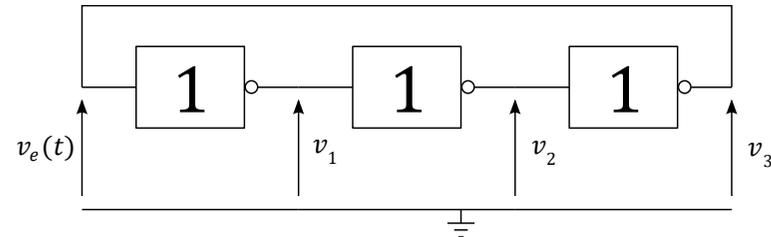
Symbole électrique de la porte NON (porte NOT)

- Construire une porte NON (NOT) à partir d'une porte NON-ET (NAND).
- Etablir sa table de vérité et vérifier qu'elle est conforme à la table attendue.

5) Réalisation d'un oscillateur en anneau

- Réaliser le montage ci-dessous ; les portes NOT seront réalisées à l'aide de portes NAND.

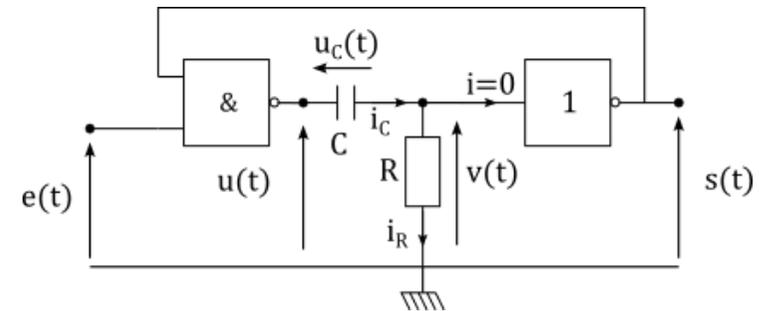
Pourquoi ce montage va-t-il osciller ?



- Brancher l'oscilloscope de manière à pouvoir visualiser la tension de sortie du montage.
- Quelle valeur de fréquence attend-t-on ? Mesurer la fréquence expérimentale du signal observé et confirmer qu'il s'agit de l'ordre de grandeur attendu (voir annexe 1 : données caractéristiques de la porte).

II. Circuit monostable : le convertisseur fréquence tension

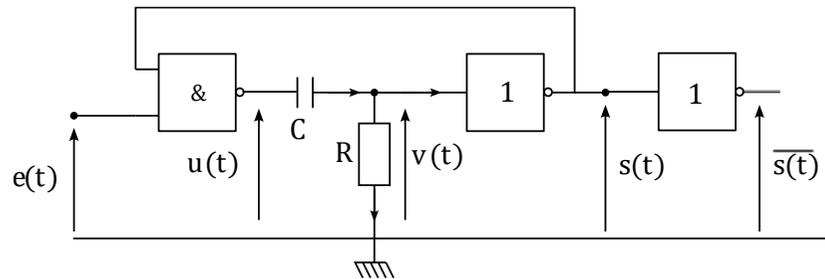
- Réaliser le montage ci-dessous en utilisant le composant 4011 à portes NAND (alimenté entre 0 V et $V_{ad} = 5$ V) pour réaliser l'ensemble des portes du montage. On choisira $C = 10$ nF et R une résistance réglable à décade initialement réglée à 1,0 kΩ.



- Brancher l'oscilloscope de manière à visualiser les tensions d'entrée $e(t)$ et de sortie $s(t)$. Vérifier que quelle soit la valeur de l'entrée $e(t)$ maintenue successivement constante à 0 V ou à $V_{ad} = 5$ V, la sortie $s(t)$ est toujours dans l'état stable du montage (niveau haut, avec $s(t) = V_{ad}$).

- 🔧 Alimenter le circuit à l'aide d'un signal carré logique TTL (créneau entre 0 et 5 V ; plus généralement, la tension haute doit correspondre à la tension d'alimentation de la porte logique) de fréquence $f = 10$ kHz et observer le signal de sortie.
- 🔧 Modifier le rapport cyclique du signal d'entrée $e(t)$ (fonction « duty ») et vérifier que la durée T_b passée dans l'état instable bas est toujours la même, quelle que soit la fréquence de l'entrée donc le temps passé en entrée dans l'état bas..
- 🔧 Vérifier, en modifiant la valeur de R , que cette durée du monostable dépend bien des composants selon $T_b = RC \times \ln 2$.

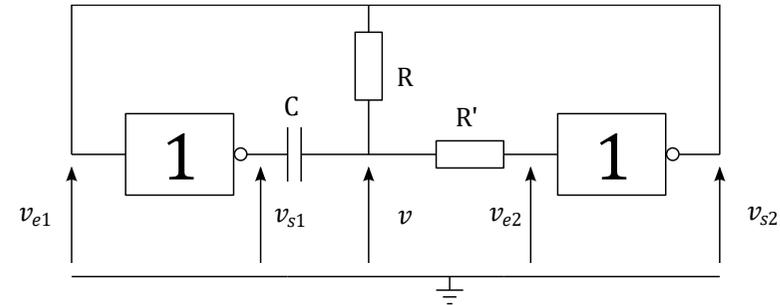
On place en sortie du montage une nouvelle porte NON dont on mesurera la sortie à l'aide d'un voltmètre en mode DC (effet de filtre moyennneur) afin d'obtenir un signal de sortie finale S continu et proportionnel à la fréquence f du signal d'entrée..



- 🔧 Réaliser ce montage et tracer S en fonction de f pour différentes valeurs de fréquence comprises entre 1 kHz et 10 kHz.

III. Réalisation d'oscillateur astable à portes logiques

Montrer que le montage suivant permet de réaliser un oscillateur de fréquence réglable via la valeur des composants les composants.



- 🔧 Réaliser ce montage avec $R = 100$ k Ω , $R' = 1,0$ M Ω et $C = 15$ nF.
- 🔧 Vérifier qu'il produit bien un signal oscillant dont on déterminera la période. Enregistrer les oscillogrammes de $v(t)$ et $v_{s1}(t)$.
- 🔧 Comparer cette période à la valeur théorique $T = 2RC \ln 3$.

CMOS NAND GATES

High-Voltage Types (20-Volt Rating)

- Quad 2 Input - CD4011B
- Dual 4 Input - CD4012B
- Triple 3 Input - CD4023B

■ CD4011B, CD4012B, and CD4023B NAND gates provide the system designer with direct implementation of the NAND function and supplement the existing family of CMOS gates. All inputs and outputs are buffered.

The CD4011B, CD4012B, and CD4023B types are supplied in 14-lead hermetic dual-in-line ceramic packages (F3A suffix), 14-lead dual-in-line plastic packages (E suffix), 14-lead small-outline packages (M, MT, M96, and NSR suffixes), and 14-lead thin shrink small-outline packages (PWR suffix). The CD4011B and CD4023B types also are supplied in 14-lead thin shrink small-outline packages (PW suffix).

MAXIMUM RATINGS, Absolute-Maximum Values:

DC SUPPLY-VOLTAGE RANGE, (VDD)

Voltages referenced to VSS Terminal

INPUT VOLTAGE RANGE, ALL INPUTS

DC INPUT CURRENT, ANY ONE INPUT

POWER DISSIPATION PER PACKAGE (PD):

For TA = -55°C to +100°C

For TA = +100°C to +125°C

DEVICE DISSIPATION PER OUTPUT TRANSISTOR

FOR TA = FULL PACKAGE-TEMPERATURE RANGE (All Package Types)

OPERATING-TEMPERATURE RANGE (TA)

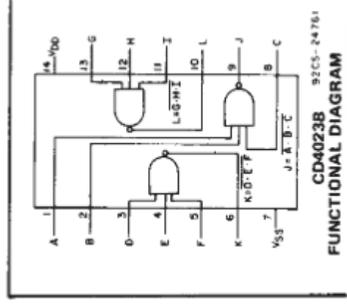
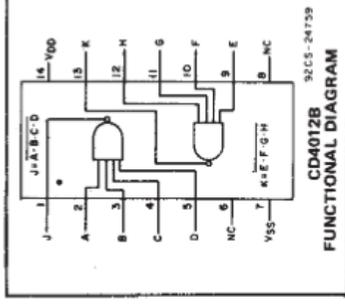
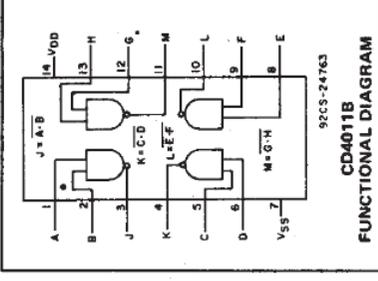
STORAGE-TEMPERATURE RANGE (Tstg)

LEAD TEMPERATURE (DURING SOLDERING):

At distance 1/16 ± 1/32 inch (1.59 ± 0.79mm) from case for 10s max

.....	-0.5V to +20V
.....	-0.5V to VDD +0.5V
.....	±10mA
.....	500mW
.....	Derate Linearity at 12mW/°C to 200mW
.....	100mW
.....	-55°C to +125°C
.....	-65°C to +150°C
.....	+265°C

CD4011B, CD4012B, CD4023B Types

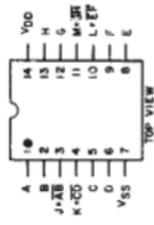


RECOMMENDED OPERATING CONDITIONS

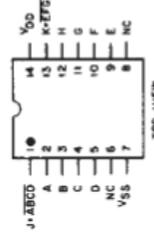
For maximum reliability, nominal operating conditions should be selected so that operation is always within the following ranges:

CHARACTERISTIC	LIMITS		UNITS
	MIN.	MAX.	
Supply-Voltage Range (For TA = Full Package Temperature Range)	3	18	V

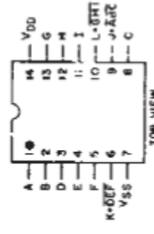
TERMINAL ASSIGNMENTS



CD4011B



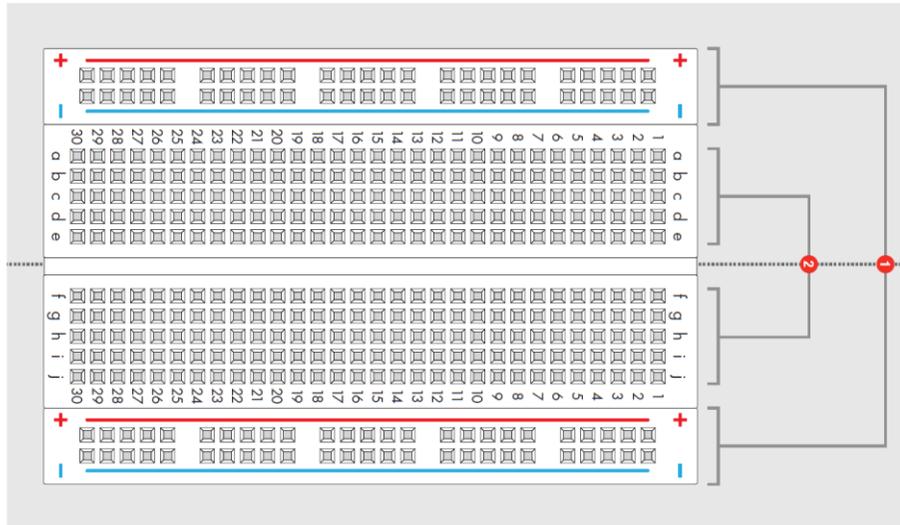
CD4012B



CD4023B

Annexe 2 : plaquette d'essais (ou plaquette lab)

Ces plaques de câblage permettent de réaliser les montages d'électronique les plus divers sans soudure ni circuit imprimé. Tous les composants s'insèrent et se retirent instantanément et sans risque de détérioration.



Une plaque LAB comporte :

- Deux séries de deux lignes horizontales ❶ permettant de créer notamment une ligne de masse ainsi que des lignes polarisation continue +Vcc et -Vcc pour d'éventuels composants actifs (ALI, multiplieurs, porte logique...). Les différents points de chaque ligne sont reliés entre eux mais les lignes ne sont pas connectées entre elles.
- De part et d'autre de l'encoche centrale, deux séries de lignes verticales ❷ comportant 5 broches reliées électriquement entre elles.

Remarques :

1 Vertical Connection (+ Power and - Ground // See Diagram Below)

2 Horizontal Connection (+e & f-j // See Diagram Below)

How's it all connected?

+ Power:
Each + sign runs power anywhere in the vertical column.

- Ground:
Each - sign runs to ground anywhere in the vertical column.

Horizontal Rows:
Each of these rows numbered 1-30 are comprised of five horizontal sockets. Components placed in the same row will be connected in a circuit when power is running.

Making a Connection:

Above the breadboard

CONNECTED!

Inside the breadboard

View of the inside >>>

- Il n'y a pas de liaison électrique entre les moitiés droite et gauche de la plaque : c'est pourquoi vous devrez toujours placer les composants actifs de part et d'autre de cette séparation centrale.
- La plaque LAB est souvent fixée sur un support muni de fiches bananes reliées à des fils semi-rigides, permettant un accès à différents points du montage ainsi que de fiches coaxiales de masse identique à celle des autres fiches bananes noires.
- Les liaisons électriques de la plaque sont parfois visibles sur sa face arrière.

Remarque importante : avant toute utilisation d'une plaquette lab, il est impératif de connaître les connexions entre les différents points. Au besoin, on pourra toujours utiliser un ohmmètre afin de vérifier si deux points sont ou non connectés entre eux.