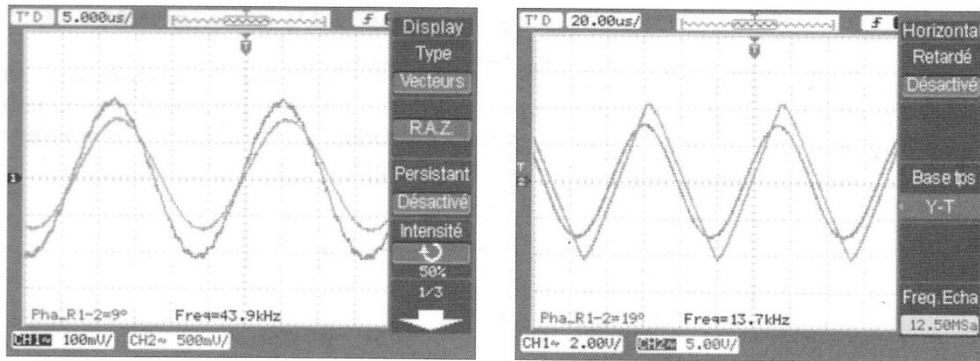


Limitation de la bande passante d'un ALI : slew-rate et comportement passe-bas



a. Comportement passe-bas de l'ALI.

b. Vitesse finie de balayage en sortie ou *slew-rate*.

Figure 3.5. Défauts de « rapidité » de l'ALI.

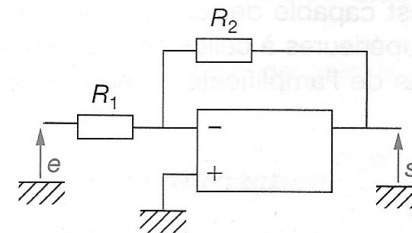
Caractéristiques techniques d'ALI

Tableau 3.1. Caractéristiques typiques des ALI 741 et 081

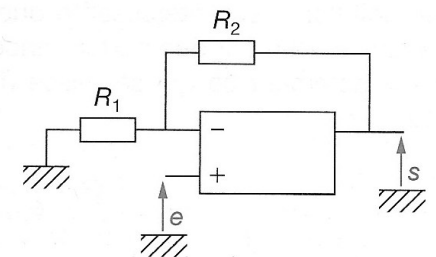
	ALI 741	ALI 081
Gain μ_0	$2 \cdot 10^5$	$2 \cdot 10^5$
Courants d'entrée i_+ ou i_-	80 nA	20 pA
Résistance d'entrée différentielle R_d	2 M Ω	$10^{12} \Omega$
Courant de saturation ou de court-circuit en sortie	25 mA	40 mA
Vitesse de balayage en sortie ou « <i>slew-rate</i> »	0,5 V $\cdot \mu s^{-1}$	16 V $\cdot \mu s^{-1}$

Principaux montages en régime linéaire : rétroaction sur V- (au minimum)

➔ Amplificateurs non-inverseur : entrée sur V+ et amplificateur inverseur entrée côté V-



a : Amplificateur inverseur



b : Amplificateur non inverseur

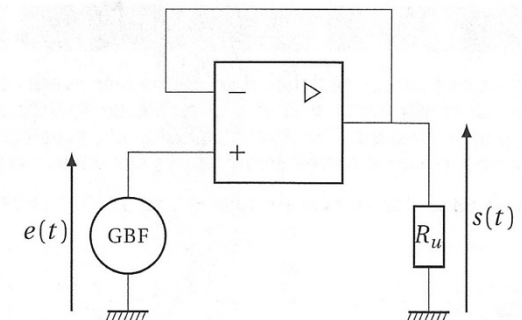
Figure 7

Les valeurs instantanées des signaux sont alors reliées par :

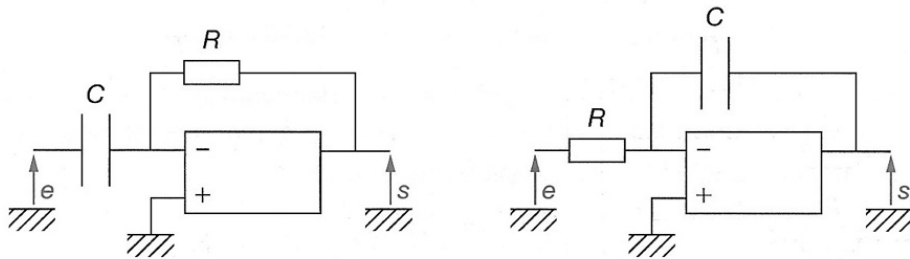
- $s(t) = -\frac{R_2}{R_1} \cdot e(t)$ d'une part (amplificateur inverseur) ;
- $s(t) = \frac{R_1 + R_2}{R_1} \cdot e(t)$ (amplificateur non inverseur) d'autre part.

Nous verrons ultérieurement qu'outre les limitations apportées par le domaine de linéarité du circuit, ces relations ne sont valables que tant que les variations des signaux dans le temps ne sont pas trop rapides.

➔ Suiveur



→ Intégrateur et dérivateur



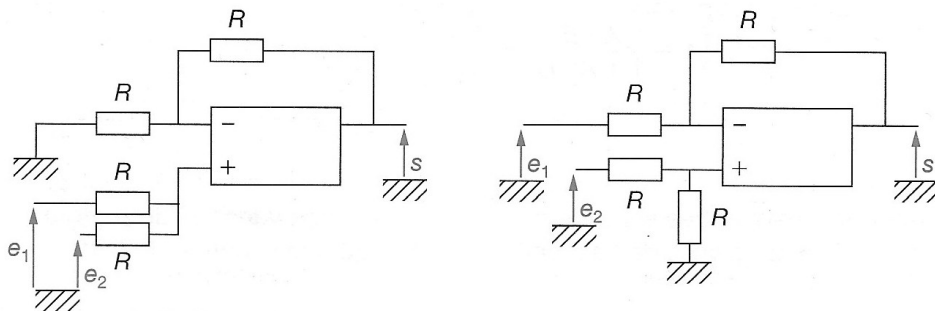
a : Dérivateur

b : Intégrateur

Rq : pour éviter la dérive de l'intégrateur pur, on placera une résistance en parallèle du condensateur pour réaliser un pseudo-intégrateur

→ Sommateur et soustracteur

Le signal de sortie peut être une combinaison linéaire des signaux d'entrée. La figure 8 présente, par exemple, les montages *sommeur* et *soustracteur*.



a : Sommateur

b : Soustracteur

- Cas a : si e_2 est nul et e_1 seul appliqué, le dispositif équivaut à la mise en cascade d'un diviseur de tension par 2 et d'un amplificateur non inverseur de gain 2. En raisonnant de même dans l'autre état (e_1 éteinte), on aboutit à :

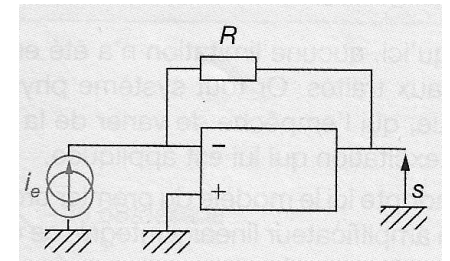
$$s = e_1 + e_2. \quad (6)$$

- Cas b : pour e_2 éteinte, le dispositif est un simple amplificateur inverseur de gain -1 ; tandis que pour e_1 éteinte, on retrouve un cas étudié précédemment :

$$s = e_2 - e_1. \quad (7)$$

→ Convertisseur courant/tension

$$s = -R \cdot i_e$$



Dans la pratique, la source de courant peut être constituée d'une photodiode éclairée, pour convertir le photo-courant en tension.

Association de blocs en cascade : nécessité de grandes résistances d'entrée et faibles résistances de sortie

3.1. Position du problème

Dans les exemples précédents de montages linéaires à ALI, nous nous sommes intéressés aux notions de résistances d'entrée et de sortie. Nous avons déjà montré l'intérêt d'avoir une forte résistance d'entrée et une faible résistance de sortie, mais ceci est également très bien illustré lorsqu'on associe deux blocs en cascade, selon le schéma de principe de la figure 3.14.

Chaque bloc est caractérisé par sa fonction de transfert, que l'on suppose réelle ici pour simplifier l'étude. Cela signifie que $s_i(t) = K_i e_i(t)$, à condition que le courant de sortie soit nul.

Une fois mis en cascade, peut-on écrire $s(t) = K_1 K_2 e(t)$?

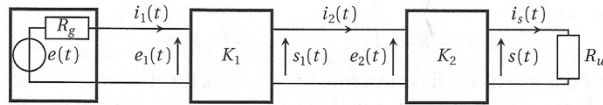


Figure 3.14. Blocs en cascade ; rôle des résistances d'entrée et de sortie.

Exemple

Pour illustrer cette question, nous pouvons prendre l'exemple de l'association en cascade de deux blocs passe-bas RC d'ordre 1, selon la figure 3.15.

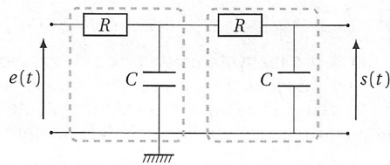


Figure 3.15. Circuit avec deux blocs RC en cascade.

Individuellement, chaque bloc a la même fonction de transfert en régime harmonique, à savoir

$$K_1 = K_2 = \frac{1}{1 + jRC\omega}.$$

La fonction de transfert du système complet ne vaut pas $(K_1(j\omega))^2$, mais

$$H(j\omega) = \frac{1}{1 - (RC\omega)^2 + 3jRC\omega}.$$

D'où provient cette différence? Pour établir la fonction de transfert d'un bloc individuel, nous avons supposé que le courant de sortie était nul. Quand on les met en cascade, cette hypothèse n'est plus respectée.

3.2. Intérêt d'une forte résistance d'entrée

Notons R_{e1} et R_{e2} les résistances d'entrée de chaque bloc, et R_{s1} et R_{s2} leurs résistances de sortie. Les équations électriques s'écrivent :

$$\begin{aligned} e_1(t) &= e(t) - R_g i_1(t) & \text{avec} & \quad e_1(t) = R_{e1} i_1(t) \\ e_2(t) &= K_1 e_1(t) - R_{s1} i_2(t) & \text{avec} & \quad e_2(t) = R_{e2} i_2(t) \end{aligned}$$

Or, on souhaite avoir

$$e_1(t) = e(t) \quad \text{et} \quad e_2(t) = K_1 e(t).$$

Il faut donc que les courants $i_1(t)$ et $i_2(t)$ soient aussi faibles que possible. Pour cela, les résistances d'entrée R_{e1} et R_{e2} doivent être aussi grandes que possible.

3.3. Intérêt d'une faible résistance de sortie

Du point de vue des sorties de chaque bloc, les équations électriques s'écrivent

$$s_1(t) = K_1 e_1(t) - R_{s1} i_2(t) \quad \text{et} \quad s(t) = K_2 e_2(t) - R_{s2} i_s(t) \quad \text{et} \quad s(t) = R_u i_s(t).$$

Or, on souhaite avoir

$$s_1(t) = K_1 e_1(t) \quad \text{et} \quad s(t) = K_2 e_2(t).$$

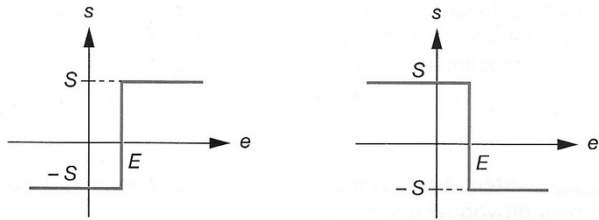
indépendamment des intensités des courants $i_2(t)$ et $i_s(t)$. En effet, cela implique que le fonctionnement des blocs est indépendant de la résistance de charge qui est branchée à leurs bornes. Il est à noter d'ailleurs que cette propriété ne peut être réalisée avec des circuits passifs. Par conséquent, il faut que les résistances de sortie de chaque bloc soient aussi faibles que possible. Finalement, faibles résistances de sortie et fortes résistances d'entrée se combinent dans le même sens pour garantir que les deux blocs en cascade sont équivalents à un seul de fonction de transfert égale à $K_1 K_2$. Ce résultat peut se généraliser à une chaîne plus importante de blocs en cascade.

Résultat 3.4. Blocs en cascade

Pour que la fonction de transfert d'un système de blocs en cascade soit égale au produit des fonctions de transfert individuelles de chaque bloc, il faut que les résistances d'entrée de chaque bloc soient aussi grandes que possible (idéalement infinies) et que leurs résistances de sortie soient aussi faibles que possible (idéalement nulles).

Comparateur et cycle d'hystérésis en régime saturé

→ Fonction comparaison



Comparateur non inverseur

Comparateur inverseur

Figure 14

→ Réalisation avec ALI en régime saturé

Les schémas de la figure 15 correspondent à des comparateurs simples *non inverseur* ou *inverseur*. Les valeurs $\pm S$ des caractéristiques de la figure 1 sont alors les tensions de saturation $\pm V_{\text{sat}}$ du circuit intégré. La tension de seuil E est appliquée à l'aide d'une source de tension externe.

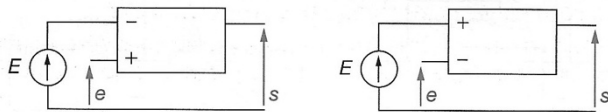
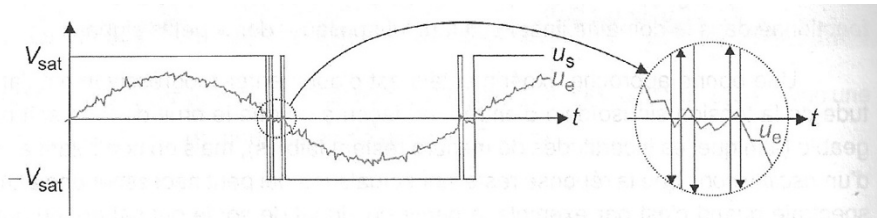


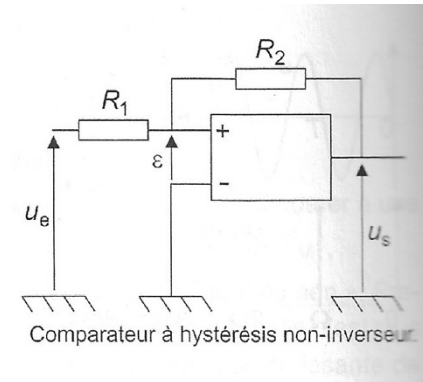
Figure 15

→ Défaut d'un comparateur simple : commutations intempestives ($E = 0$ ici)

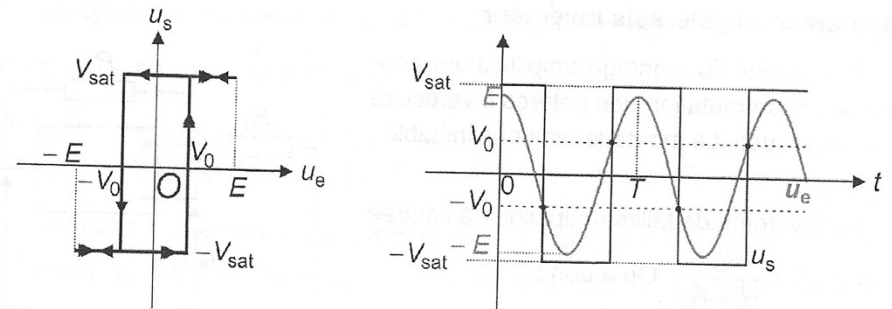


→ Comparateur à hystérésis non-inverseur avec e(t)

$$\text{Avec } V_0 = R_1/R_2 * V_{\text{SAT}}$$



Comparateur à hystérésis non-inverseur



On qualifie ce comparateur de non-inverseur car u_s décroît de V_{sat} à $-V_{\text{sat}}$ quand u_e décroît, et croît de $-V_{\text{sat}}$ à V_{sat} quand u_e croît. Le cycle d'hystérésis est parcouru dans le sens trigonométrique.

→ Correction du défaut de commutation avec deux seuils

