

TD Elec 4 – Electronique numérique

Application directe du cours

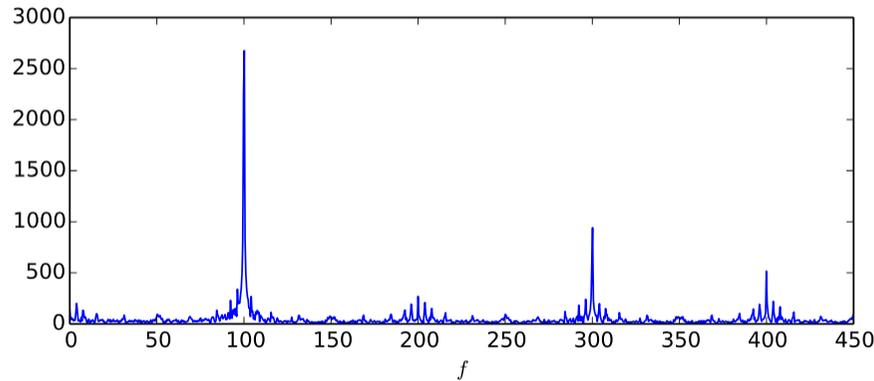
Exercice 1 : Paramètres d'échantillonnage et critère de Shannon

On souhaite réaliser l'échantillonnage d'un signal $s(t)$. Les paramètres de l'échantillonnage sont : N le nombre de points, f_e la fréquence d'échantillonnage.

1. Que vaut la période d'échantillonnage et l'intervalle minimal en deux raies pour $N = 1000$ et $f_e = 20$ kHz ?
Comment s'applique le théorème de Shannon dans ces conditions ?
Comment diminuer l'intervalle minimum entre deux raies ? Comment échantillonner un signal de fréquence plus élevée ?
2. Proposer une valeur de la fréquence d'échantillonnage pour visualiser le spectre d'un signal comprenant deux composantes sinusoïdales de fréquence 4000 et 4020 Hz sachant que le nombre de points est fixé à 4096.

Exercice 2 : Echantillonnage d'un signal créneau et repliement spectral

On rappelle que la décomposition en série de Fourier d'un signal créneau ne contient que des harmoniques impairs du fondamental. On observe à l'aide d'un oscilloscope le spectre de Fourier du signal avec une fréquence d'échantillonnage $f_e = 900$ Hz.



Interpréter.

Conversion analogique -> numérique CAN

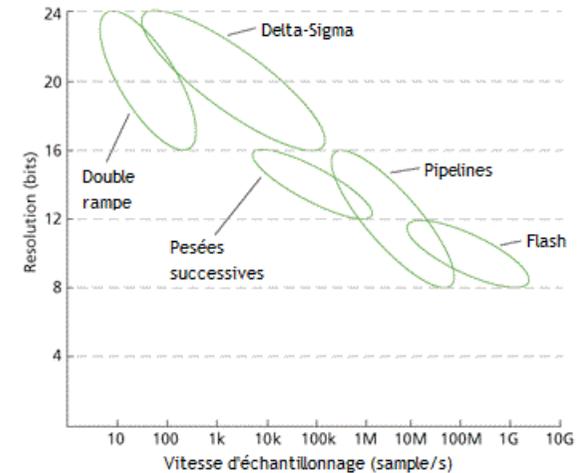
Analogic to digital converter ADC en anglais

Après la première étape d'échantillonnage, la conversion analogique/numérique consiste en la quantification du signal : elle affecte une valeur numérique approchée à chaque échantillon, selon le niveau quantifié le plus proche. Et ceci parmi un nombre limité de valeurs possibles. Cette valeur est ensuite convertie en binaire.

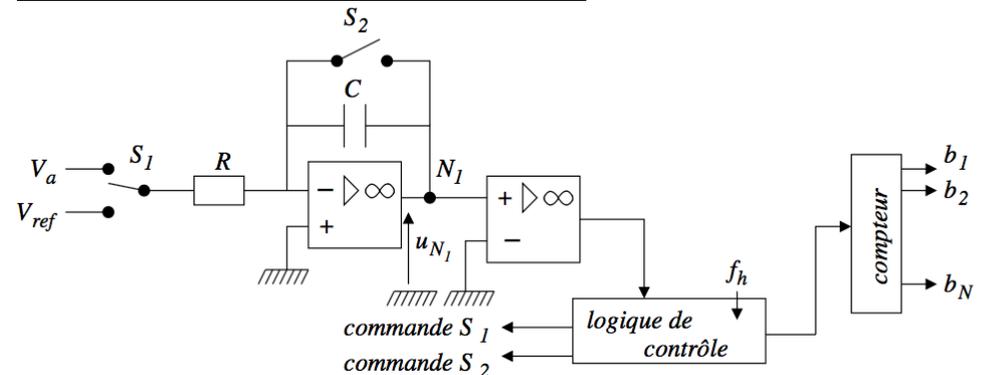
Le résultat de la conversion s'obtient par la formule $N = 2^n \frac{V_e}{V_{ref}}$ où N est le résultat de la conversion, V_e la tension à convertir, n le nombre de bits du

convertisseur et V_{ref} la tension de référence de la mesure. Le pas de quantification est défini par $p = V_{ref}/2^n$. Les différents convertisseurs présentent des avantages et des inconvénients selon : leur vitesse de conversion (en fonction de leur horloge ou leur fréquence d'échantillonnage), leur résolution, et leur coût. Nous traiterons ici deux cas de convertisseurs :

- le **convertisseur double rampe** : intégration de la valeur de tension prélevée et estimation binaire du temps de montée de la rampe à une valeur de référence
- le **convertisseur flash** (parallèle) qui compare la valeur de la tension à $2^n + 1$ tensions de référence obtenues par pont diviseur de tension contenant $2^n + 1$ résistances, principalement identiques.



Exercice 3 : Convertisseur double-rampe



L'objectif est de convertir la tension V_a analogique, négative dans l'exemple qui suit, en un nombre proportionnel à V_a codé en binaire $[b_1 b_2 \dots b_N]$ avec les $b_i = \{0 \text{ ou } 1\}$ et n le nombre de bits du convertisseur.

La conversion se déroule en trois étapes :

- on charge une capacité avec un courant proportionnel au signal à convertir *pendant un temps fixe* (le temps du comptage complet du compteur).
- on décharge ensuite la capacité, avec un courant constant proportionnel à la tension de référence, jusqu'à annulation de la tension à ses bornes. Lorsque la tension devient nulle, la valeur du compteur est le résultat de la conversion.
- on annule enfin la tension aux bornes de la capacité par une série convergente de charges et de décharges (l'objectif étant de décharger totalement la capacité pour ne pas fausser la mesure suivante). On parle en général de phase de relaxation.

Ce convertisseur est particulièrement lent mais possède une résolution élevée (16 bit), et n'est sensible qu'à la variation de V_{ref} , ce qui en fait l'un des plus précis du marché.

L'interrupteur S_2 est initialement fermé et on ouvre cet interrupteur à $t = 0$.

1. Déterminer la tension U_{N1} en $t = 0^+$.

Durant cette première phase, l'interrupteur est connecté à V_a .

2. Montrer que la tension U_{N1} évolue selon $U_{N1} = \frac{|V_a|}{RC} t$

Simultanément, le compteur est activé en $t = 0$, et il s'incrémente au rythme du signal d'horloge f_h (de fréquence constante). Cette première phase se termine lorsque le compteur a compté 2^n périodes.

On notera T_1 la durée de cette première phase.

3. Exprimer V_{pic} la tension obtenue en sortie de l'intégrateur (U_{N1}) en fonction de R, C, T_1 et $|V_a|$, puis en fonction de R, C, f_h, n et $|V_a|$.

A la fin de cette phase, le compteur est remis à zéro. La deuxième phase commence alors à $t = T_1$, l'interrupteur S_1 est basculé sur la tension V_{ref} , tension positive.

4. Quelle est alors l'évolution de la tension U_{N1} au cours du temps ?

5. Tracer l'évolution de U_{N1} de $t = 0$ jusqu'à $t = T_1 + T_2$, instant auquel la tension U_{N1} s'annule.

6. Quelle est la fonction du second ALI ? Expliquer comment le second ALI permet de repérer le passage de U_{N1} par zéro.

7. Exprimer la durée T_2 en fonction de V_{pic}, V_{ref} et du produit RC , puis en fonction de $T_1, |V_a|$, et V_{ref} .

A l'instant $T_1 + T_2$, le compteur s'arrête et il affiche le nombre N après avoir compté N périodes d'horloge de fréquence f_h .

8. Exprimer N en fonction $n, |V_a|$ et V_{ref} et montrer que l'on obtient un nombre proportionnel à la valeur du signal à numériser.

9. Pour une tension à convertir de l'ordre de V_{ref} en valeur absolue, estimer la durée de conversion en fonction de n et f_h .

Ce temps de conversion souvent élevé est la principale limite du convertisseur double rampe. L'estimer pour un convertisseur 16 bits et une fréquence d'horloge de 10 MHz.

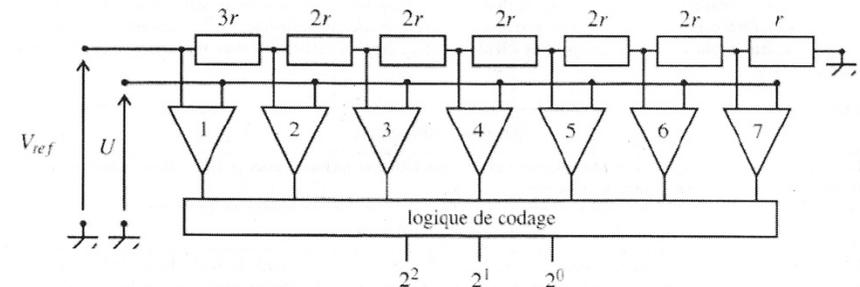
Réponses : 1. $U_{N1}(0^+) = 0$; 3. $V_{pic} = \frac{|V_a|}{RC} T_1 = \frac{|V_a| 2^n}{RC f_h}$; 4. $U_{N1}(t) = V_{pic} + \frac{V_{ref}}{RC} (T_1 - t)$;

6. comparateur simple ; 7. $T_2 = RC \frac{V_{pic}}{V_{ref}} = \frac{|V_a|}{V_{ref}} T_1$; 8. $N = \frac{2^n |V_a|}{V_{ref}}$; 9. $\tau \approx \frac{2^{n+1}}{f_h}$

Exercice 4 : Convertisseur flash

On présente ici un convertisseur 3 bits pour le principe, qui convertit une tension U comprise entre 0 et V_{ref} .

La stabilité de la tension V_{ref} est un élément décisif, comme pour tout CAN, pour la qualité du convertisseur. Pour ce convertisseur en particulier, le réseau de résistance qui produit les tensions de comparaison est composé de résistances identiques qui doivent être ajustées lors de la fabrication pour avoir la valeur R identique, avec une tolérance qui dépend du nombre de bits utilisés. Les convertisseurs Flash ont des temps de conversion inférieurs à la microseconde mais une résolution assez faible (de l'ordre de 8 bits) et sont souvent très chers. Cette technique de conversion très rapide, mais coûteuse en composants, est donc utilisée pour les applications critiques comme la vidéo.



Ce convertisseur 3 bits est composé de 7 comparateurs, d'une logique de codage et de résistances dont 5 sont identiques.

Les comparateurs ont une résistance d'entrée infinie et délivrent un signal logique qui est au niveau haut lorsque sa patte reliée à U est à un potentiel supérieur à celui de la patte reliée à V_{ref} par l'intermédiaire de ces résistances.

1. On appelle V_i le potentiel de la patte du comparateur numéro i reliée au banc de résistances. Exprimer les différents potentiels V_i en fonction de V_{ref} .
2. Le logique de codage fabrique un nombre binaire à trois digit (chiffres) égal à 8 moins le nombre de comparateurs dont la sortie logique est à un niveau haut. Que peut-on dire de U si ce nombre est égal à $\overline{110}$?

TD Elec 4 – Electronique numérique – pour aller plus loin

Conversion numérique -> analogique CNA (DAC en anglais)

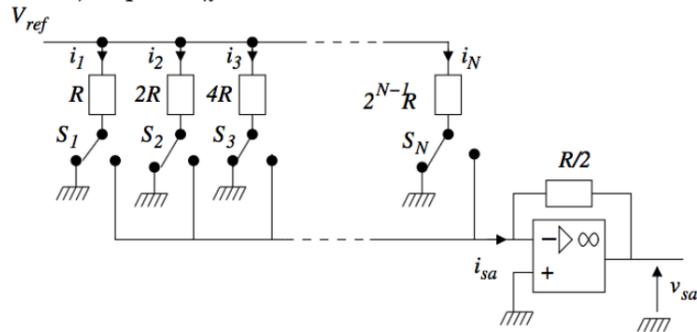
Exercice 5 : Convertisseur à résistances pondérées

L'objectif de ce convertissement est de transformer un nombre codé en binaire en une tension analogique.

Les N interrupteurs sont commandés par les bits du mot binaire d'entrée $[b_1 \dots b_N]$ avec $b_k = \{0 \text{ ou } 1\}$.

On obtient l'écriture décimale du nombre selon $2^{N-1}b_1 + 2^{N-2}b_2 + \dots + 2^0b_N$.

Pour $b_k = 0$, l'interrupteur correspondant S_k connecte la résistance de valeur $2^{k-1}R$ à la masse, et pour $b_k = 1$ à l'entrée inverseuse de l'ALI.



1. Exprimer le courant i_k en fonction de V_{ref} , R et k .

2. En déduire que la tension v_{sa} a pour expression :

$$v_{sa} = -\frac{V_{ref}}{2^N} (2^{N-1}b_1 + 2^{N-2}b_2 + \dots + 2^0b_N)$$

3. Quelle est la résolution en tension d'un tel convertisseur ? Comment améliorer cette résolution ? Quel en est le prix ?

4. On considère pour la suite $V_{ref} = 5,0 \text{ V}$ et $N = 3$.

(a) Quelle est la résolution en tension de ce convertisseur ?

(b) On envoie, à intervalle de temps régulier T_e , les valeurs suivantes en binaire :

011 ; 101 ; 110 ; 111 ; 101 ; 010 ; 001 ; 010 ; 011 ; 100 ; 011 ; 001

Tracer la tension v_{sa} au cours du temps.

Réponses : 1 : $i_k = \frac{V_{ref}}{2^{k-1}R}$; 3 : $V_{ref}/2^N$; 4(a) : 0,625 V

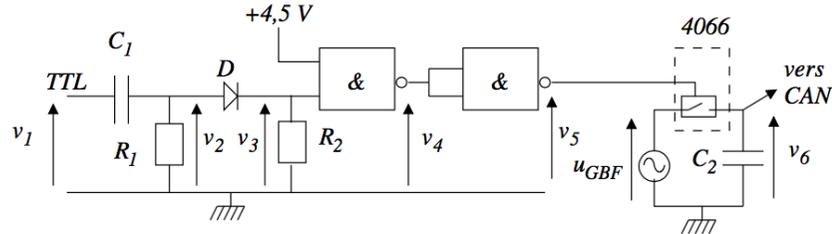
Conversion analogique -> numérique : échantillonnage

Exercice 6 : Echantillonneur bloqueur

Un convertisseur analogique-numérique (CAN) convertit un signal analogique en signal numérique, ce qui correspond à la quantification de la valeur de la tension.

Il ne faut cependant pas oublier que lors du processus de conversion, l'acquisition nécessite un échantillonnage temporel de la tension variable, c'est le rôle de « l'échantillonneur-bloqueur » (« sample-and-hold » en anglais).

Ce dispositif, présenté ci-dessous, maintient constante la tension à convertir pendant la durée de la conversion.



La tension à numériser est la tension u_{GBF} , la tension mise en forme pour la numérisation est la tension v_6 .

Nous allons en étudier les principales étapes. Les valeurs numériques utilisées sont les suivantes :

$R_1 = 10 \text{ k}\Omega$, $R_2 = 3,3 \text{ k}\Omega$, $C_1 = 10 \text{ nF}$, $C_2 = 5 \text{ nF}$.

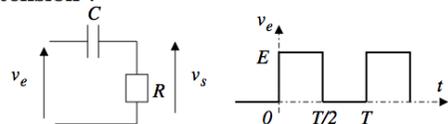
Le signal d'entrée est un signal « TTL », c'est à dire un signal périodique de fréquence f_{imp} , créneau tel que $U_{max} \approx 4 \text{ V}$ et $U_{min} = 0 \text{ V}$.

Sauf mention contraire, on choisit $f_{imp} = 1,0 \text{ kHz}$ pour la suite.

Première partie : Générateur d'impulsions

Le composant 4066 est un interrupteur commandé à partir d'impulsions, la première partie du montage permet de générer, à partir d'un signal simple issu d'un GBF, ces impulsions en sortie de la seconde porte NAND (NON ET).

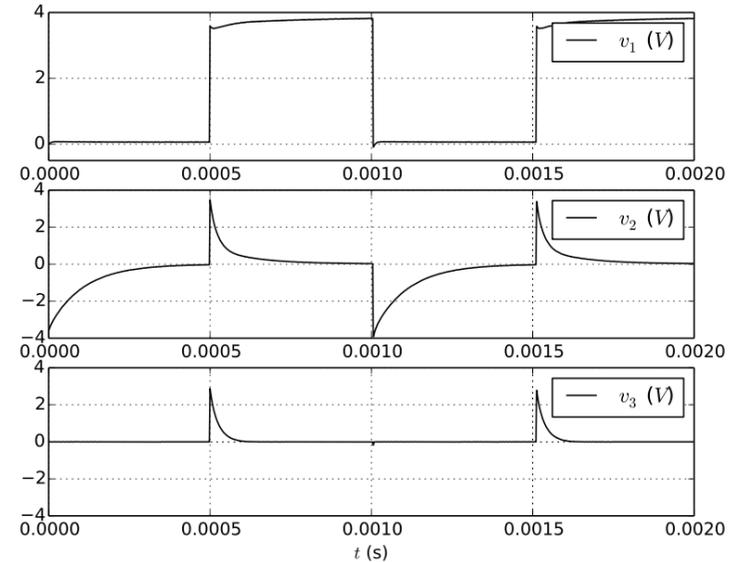
1. Afin de comprendre le fonctionnement du montage en amont de la première porte NAND, on s'intéresse à l'étude préalable d'un circuit CR attaqué par un échelon de tension :



- (a) En se plaçant dans l'espace fréquentiel, exprimer la fonction de transfert de ce filtre $H(j\omega) = \frac{v_s}{v_e}$.

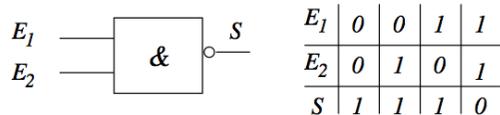
- (b) En déduire l'équation différentielle vérifiée par la tension de sortie.
- (c) On se place sur l'intervalle $t \in]0, T/2[$ et on suppose que le condensateur est déchargé en $t = 0^-$. Simplifier alors l'équation différentielle et déterminer $v_s(t) \forall t \in]0, T/2[$.
- (d) Comment choisir le produit RC pour être certain que le système atteint son régime permanent avant le basculement de la tension d'entrée en $t = T/2$?

2. On revient maintenant à la première portion du montage, du signal d'entrée TTL à la tension aux bornes de la résistance R_2 . Les courbes obtenues expérimentalement des tensions v_1 , v_2 et v_3 sont représentées ci-après :



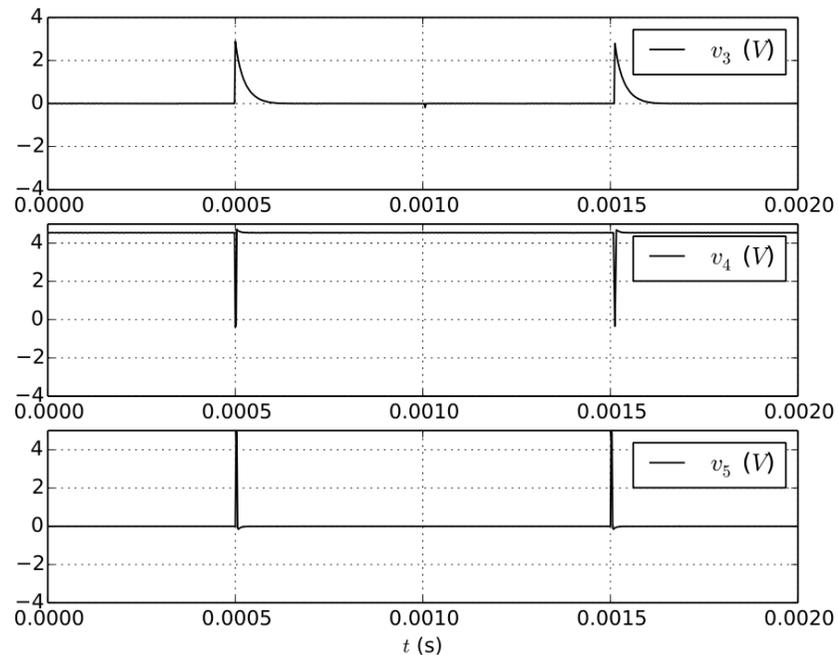
On admettra que, pour $v_1 > 0$, la diode D se comporte en première approximation comme un fil et que, pour $v_1 = 0$, la diode D se comporte comme un circuit ouvert.

- (a) À l'aide de l'étude du circuit CR réalisée précédemment, expliquer l'allure des courbes.
 - (b) Pourquoi le temps de « retour à l'équilibre » est plus long dans un cas que dans l'autre?
3. Il reste maintenant à « affiner » les pics ; on utilise pour cela des portes NAND dont on rappelle la table de vérité :



Dans le cas présent, on admettra qu'un niveau « 1 » correspond à une tension supérieure à 2,25 V pour les tensions d'entrée et, qu'en sortie, le niveau « 0 » correspond à 0 V et le niveau « 1 » à 4,5 V.

Expliquer alors l'allure des tensions v_4 et v_5 et montrer que l'on a bien créé un générateur d'impulsions.

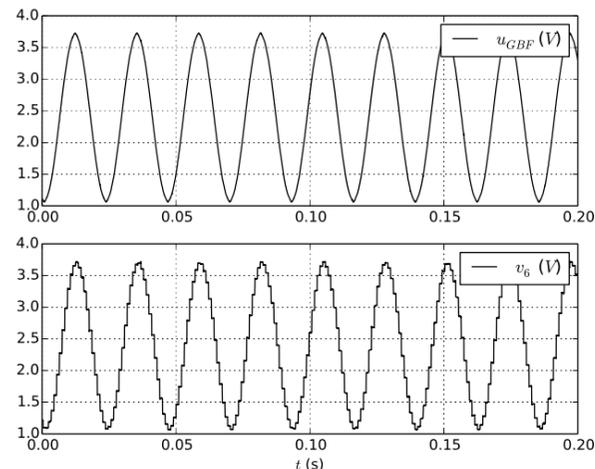


Seconde partie : Echantillonnage du signal

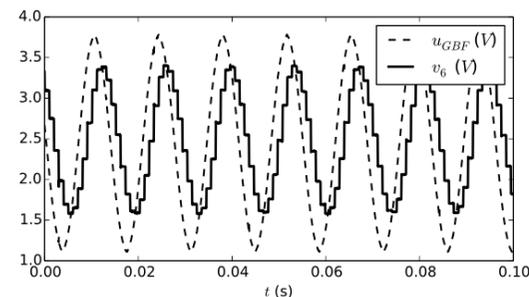
La dernière partie du montage correspond à l'échantillonneur-bloqueur.

Il est constitué d'un simple circuit série comprenant un GBF, un interrupteur et un condensateur, à ceci près que le composant 4066 est un interrupteur commandé par les impulsions. Il se ferme à chaque impulsion et est ouvert le reste du temps.

Les courbes ont été réalisées pour une fréquence $f_{GBF} = 44$ Hz, le GBF délivrant un signal sinusoïdal avec une composante continue.



1. Commenter l'allure de la tension v_6 .
2. Le signal est ensuite envoyé sur le convertisseur analogique numérique qui possède une résistance d'entrée R_e .
 - (a) Expliquer l'intérêt d'intercaler un montage suiveur avant le CAN.
 - (b) Une autre solution consisterait à augmenter la valeur de la capacité C_2 du condensateur. La courbe ci-après a été obtenue avec $C_2 = 23$ nF.



Le signal issu du GBF est-il reproduit fidèlement ? Proposer une explication.

Réponses : 1(a) : $\underline{H} = \frac{jRC\omega}{1 + jRC\omega}$; 1(b) : $RC \frac{dv_s}{dt} + v_s = RC \frac{dv_e}{dt}$; 1(c) : $v_s(t) = Ee^{-t/(RC)}$; 1(d) : $10RC < T/2$